



INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Universal serial bus interfaces for data and power –
Part 1-2: Common components – USB Power Delivery specification**

**Interfaces de bus universel en série pour les données et l'alimentation
électrique –
Partie 1-2: Composants communs – Spécification de l'alimentation électrique
par port USB**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 29.220, 33.120, 35.200

ISBN 978-2-8327-0040-2

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

INTERNATIONAL ELECTROTECHNICAL COMMISSION

UNIVERSAL SERIAL BUS INTERFACES FOR DATA AND POWER –

Part 1-2: Common components – USB Power Delivery specification

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) IEC draws attention to the possibility that the implementation of this document may involve the use of (a) patent(s). IEC takes no position concerning the evidence, validity or applicability of any claimed patent rights in respect thereof. As of the date of publication of this document, IEC had not received notice of (a) patent(s), which may be required to implement this document. However, implementers are cautioned that this may not represent the latest information, which may be obtained from the patent database available at <https://patents.iec.ch>. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 62680-1-2 has been prepared by technical area 18: Multimedia home systems and applications for end-user networks, of IEC technical committee 100: Audio, video and multimedia systems and equipment. It is an International Standard.

The text of this standard was prepared by the USB Implementers Forum (USB-IF). The structure and editorial rules used in this publication reflect the practice of the organization which submitted it.

The text of this International Standard is based on the following documents:

Draft	Report on voting
100/4138/CDV	100/4176/RVC

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

A list of all parts in the IEC 62680 series, published under the general title *Universal serial bus interfaces for data and power*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under webstore.iec.ch in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn, or
- revised.

IMPORTANT – The "colour inside" logo on the cover page of this document indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

Universal Serial Bus

Power Delivery Specification

<i>Revision:</i>	<i>3.2</i>
<i>Version:</i>	<i>1.0</i>
<i>Release date:</i>	<i>2023-10</i>

LIMITED COPYRIGHT LICENSE

THE USB 3.0 PROMOTERS GRANT A CONDITIONAL COPYRIGHT LICENSE UNDER THE COPYRIGHTS EMBODIED IN THE USB POWER DELIVERY SPECIFICATION TO USE AND REPRODUCE THE SPECIFICATION FOR THE SOLE PURPOSE OF, AND SOLELY TO THE EXTENT NECESSARY FOR, EVALUATING WHETHER TO IMPLEMENT THE SPECIFICATION IN PRODUCTS THAT WOULD COMPLY WITH THE SPECIFICATION. WITHOUT LIMITING THE FOREGOING, USE THE OF SPECIFICATION FOR THE PURPOSE OF FILING OR MODIFYING ANY PATENT APPLICATION TO TARGET THE SPECIFICATION OR USB COMPLIANT PRODUCTS IS NOT AUTHORIZED. EXCEPT FOR THIS EXPRESS COPYRIGHT LICENSE, NO OTHER RIGHTS OR LICENSES ARE GRANTED, INCLUDING WITHOUT LIMITATION ANY PATENT LICENSES. IN ORDER TO OBTAIN ANY ADDITIONALLY INTELLECTUAL PROPERTY LICENSES OR LICENSING COMMITMENTS ASSOCIATED WITH THE SPECIFICATION A PARTY MUST EXECUTE THE USB 3.0 ADOPTERS AGREEMENT. NOTE: BY USING THE SPECIFICATION, YOU ACCEPT THESE LICENSE TERMS ON YOUR OWN BEHALF AND, IN THE CASE WHERE YOU ARE DOING THIS AS AN EMPLOYEE, ON BEHALF OF YOUR EMPLOYER.

INTELLECTUAL PROPERTY DISCLAIMER

THIS SPECIFICATION IS PROVIDED TO YOU “AS IS” WITH NO WARRANTIES WHATSOEVER, INCLUDING ANY WARRANTY OF MERCHANTABILITY, NON-INFRINGEMENT, OR FITNESS FOR ANY PARTICULAR PURPOSE. THE AUTHORS OF THIS SPECIFICATION DISCLAIM ALL LIABILITY, INCLUDING LIABILITY FOR INFRINGEMENT OF ANY PROPRIETARY RIGHTS, RELATING TO USE OR IMPLEMENTATION OF INFORMATION IN THIS SPECIFICATION. THE PROVISION OF THIS SPECIFICATION TO YOU DOES NOT PROVIDE YOU WITH ANY LICENSE, EXPRESS OR IMPLIED, BY ESTOPPEL OR OTHERWISE, TO ANY INTELLECTUAL PROPERTY RIGHTS.

Please send comments via electronic mail to techsup@usb.org.

For industry information, refer to the USB Implementers Forum web page at <http://www.usb.org>.

USB Type-C® and USB4® are trademarks of the Universal Serial Bus Implementers Forum (USB-IF). Thunderbolt™ is a trademark of Intel Corporation.

You may only use the Thunderbolt™ trademark or logo in conjunction with products designed to this specification that complete proper certification and executing a Thunderbolt™ trademark license – see <http://usb.org/compliance> for further information.

All product names are trademarks, registered trademarks, or service marks of their respective owners.

Copyright © 2010-2023, USB 3.0 Promoter Group: Apple Inc., Hewlett-Packard Inc., Intel Corporation, Microsoft Corporation, Renesas, STMicroelectronics, and Texas Instruments.
All rights reserved.

Editors

Bob Dunstan
Richard Petrie

Contributors

Charles Wang	ACON, Advanced-Connectek, Inc.	Sameer Kelkar	Apple
Conrad Choy	ACON, Advanced-Connectek, Inc.	Sasha Tietz	Apple
Dennis Chuang	ACON, Advanced-Connectek, Inc.	Scott Jackson	Apple
Steve Sedio	ACON, Advanced-Connectek, Inc.	Sree Raman	Apple
Sunney Yang	ACON, Advanced-Connectek, Inc.	William Ferry	Apple
Vicky Chuang	ACON, Advanced-Connectek, Inc.	Zaki Moussaoui	Apple
Joseph Scanlon	Advanced Micro Devices	Jeff Liu	ASMedia Technology Inc.
Sujan Thomas	Advanced Micro Devices	Kuo Lung Li	ASMedia Technology Inc.
Caspar Lin	Allion Labs, Inc.	Ming-Wei Hsu	ASMedia Technology Inc.
Casper Lee	Allion Labs, Inc.	PS Tseng	ASMedia Technology Inc.
Danny Shih	Allion Labs, Inc.	Sam Tzeng	ASMedia Technology Inc.
Howard Chang	Allion Labs, Inc.	Thomas Hsu	ASMedia Technology Inc.
Greg Stewart	Analogix Semiconductor, Inc.	Weikao Chang	ASMedia Technology Inc.
Mehran Badii	Analogix Semiconductor, Inc.	Yang Cheng	ASMedia Technology Inc.
Alexei Kosut	Apple	Aaron Hou	Bizlink Technology Inc.
Bill Cornelius	Apple	Shawn Meng	Bizlink Technology Inc.
Carlos Corderon	Apple	Bernard Shyu	Bizlink Technology, Inc.
Chris Uiterwijk	Apple	Eric Wu	Bizlink Technology, Inc.
Colin Whitby-Stevens	Apple	Morphy Hsieh	Bizlink Technology, Inc.
Corey Axelowitz	Apple	Sean O'Neal	Bizlink Technology, Inc.
Corey Lange	Apple	Tiffany Hsiao	Bizlink Technology, Inc.
Dave Conroy	Apple	Weichung Ooi	Bizlink Technology, Inc.
David Sekowski	Apple	Rahul Bhushan	Broadcom Corp.
Girault Jones	Apple	Asila nahas	Cadence Design Systems, Inc.
James Orr	Apple	Claire Ying	Cadence Design Systems, Inc.
Jason Chung	Apple	Jie min	Cadence Design Systems, Inc.
Jay Kim	Apple	Mark Summers	Cadence Design Systems, Inc.
Jeff Wilcox	Apple	Michal Staworko	Cadence Design Systems, Inc.
Jennifer Tsai	Apple	Sathish Kumar Ganesan	Cadence Design Systems, Inc.
Karl Bowers	Apple	Alessandro Ingrassia	Canova Tech
Keith Porthouse	Apple	Andrea Colognese	Canova Tech
Kevin Hsiue	Apple	Antonio Orzelli	Canova Tech
Matt Mora	Apple	Davide Ghedin	Canova Tech
Paul Baker	Apple	Matteo Casalin	Canova Tech
Reese Schreiber	Apple	Michael Marioli	Canova Tech
Ricardo Janezic Pregitzer	Apple	Nicola Scantamburlo	Canova Tech
Ruchi Chaturvedi	Apple	Paolo Pilla	Canova Tech

Ray Huang	Canyon Semiconductor	KE Hong	Dialog Semiconductor (UK) Ltd
Yi-Feng Lin	Canyon Semiconductor	Kevin Mori	Dialog Semiconductor (UK) Ltd
YuHung Lin	Canyon Semiconductor	Larry Ping	Dialog Semiconductor (UK) Ltd
David Tsai	Chrontel, Inc.	Mengfei Liu	Dialog Semiconductor (UK) Ltd
Anshul Gulati	Cypress Semiconductor	Scott Brown	Dialog Semiconductor (UK) Ltd
Anup Nayak	Cypress Semiconductor	Yimin Chen	Dialog Semiconductor (UK) Ltd
Benjamin Kropf	Cypress Semiconductor	Yong Li	Dialog Semiconductor (UK) Ltd
Dhanraj Rajput	Cypress Semiconductor	Justin Lee	Diodes Incorporated
Ganesh Subramaniam	Cypress Semiconductor	Dan Ellis	DisplayLink (UK) Ltd.
Jagadeesan Raj	Cypress Semiconductor	Jason Young	DisplayLink (UK) Ltd.
Junjie cui	Cypress Semiconductor	Kevin Jacobs	DisplayLink (UK) Ltd.
Manu Kumar	Cypress Semiconductor	Paulo Alcobia	DisplayLink (UK) Ltd.
Muthu M	Cypress Semiconductor	Peter Burgers	DisplayLink (UK) Ltd.
Nicholas Bodnaruk	Cypress Semiconductor	Richard Petrie	DisplayLink (UK) Ltd.
Pradeep Bajpai	Cypress Semiconductor	Chien-Cheng Kuo	eEver Technology, Inc.
Rajaram R	Cypress Semiconductor	Shyanjia Chen	eEver Technology, Inc.
Rama Vakkantula	Cypress Semiconductor	Abel Astley	Ellisys
Rushil Kadakia	Cypress Semiconductor	Chuck Trefts	Ellisys
Simon Nguyen	Cypress Semiconductor	Emmanuel Durin	Ellisys
Steven Wong	Cypress Semiconductor	Mario Pasquali	Ellisys
Subu Sankaran	Cypress Semiconductor	Tim Wei	Ellisys
Sumeet Gupta	Cypress Semiconductor	Chien-Cheng Kuo	Etron Technology, Inc.
Tejender Sheoran	Cypress Semiconductor	Jack Yang	Etron Technology, Inc.
Venkat Mandagulathar	Cypress Semiconductor	Richard Crisp	Etron Technology, Inc.
Xiaofeng Shen	Cypress Semiconductor	Shyanjia Chen	Etron Technology, Inc.
Zeng Wei	Cypress Semiconductor	TsungTa Lu	Etron Technology, Inc.
Adie Tan	Dell Inc.	Christian Klein	Fairchild Semiconductor
Adolfo Montero	Dell Inc.	Oscar Freitas	Fairchild Semiconductor
Bruce Montag	Dell Inc.	Souhib Harb	Fairchild Semiconductor
Gary Verdun	Dell Inc.	Amanda Ying	Feature Integration Technology Inc.
Ken Nicholas	Dell Inc.	Jacky Chan	Feature Integration Technology Inc.
Marcin Nowak	Dell Inc.	Kenny Hsieh	Feature Integration Technology Inc.
Merle Wood	Dell Inc.	KungAn Lin	Feature Integration Technology Inc.
Mohammed Hijazi	Dell Inc.	Paul Yang	Feature Integration Technology Inc.
Siddhartha Reddy	Dell Inc.	Su Jaden	Feature Integration Technology Inc.
Terry Matula	Dell Inc.	Yu-Lin Chu	Feature Integration Technology Inc.
Jay Hu	Derun Semiconductor	Yulin Lan	Feature Integration Technology Inc.
Shelly Liu	Derun Semiconductor	AJ Yang	Foxconn / Hon Hai
Bindhu Vasu	Dialog Semiconductor (UK) Ltd	Bob Hall	Foxconn / Hon Hai
Chanchal Gupta	Dialog Semiconductor (UK) Ltd	Chihyin Kan	Foxconn / Hon Hai
Dipti Baheti	Dialog Semiconductor (UK) Ltd	Fred Fons	Foxconn / Hon Hai
Duc Doan	Dialog Semiconductor (UK) Ltd	Jie Zheng	Foxconn / Hon Hai
Holger Petersen	Dialog Semiconductor (UK) Ltd	Patrick Casher	Foxconn / Hon Hai
Jianming Yao	Dialog Semiconductor (UK) Ltd	Shruti Deore	Foxconn / Hon Hai
John Shi	Dialog Semiconductor (UK) Ltd	Steve Sedio	Foxconn / Hon Hai

Terry Little	Foxconn / Hon Hai	Vishal Kakade	Granite River Labs
Bob McVay	Fresco Logic Inc.	Yogeshwaran Venkatesan	Granite River Labs
Christopher Meyers	Fresco Logic Inc.	Jerry Qin	GuangDong OPPO Mobile
Dian Kurniawan	Fresco Logic Inc.	Alan Berkema	Hewlett Packard
Tom Burton	Fresco Logic Inc.	Lee Atkinson	Hewlett Packard
Abraham Levkoy	Google Inc.	Rahul Lakdawala	Hewlett Packard
Adam Rodriguez	Google Inc.	Robin Castell	Hewlett Packard
Alec Berg	Google Inc.	Ron Schooley	Hewlett Packard
Benson Leung	Google Inc.	Steve Chen	Hewlett Packard
Chao Fei	Google Inc.	Suketa Partiwala	Hewlett Packard
Dave Bernard	Google Inc.	Vaibhav Malik	Hewlett Packard
David Schneider	Google Inc.	Walter Fry	Hewlett Packard
Diana Zigterman	Google Inc.	Hideyuki HAYAFUJI	Hosiden Corporation
Eric Herrmann	Google Inc.	Keiji Mine	Hosiden Corporation
Jameson Thies	Google Inc.	Masaki Yamaoka	Hosiden Corporation
Jim Guerin	Google Inc.	Takashi Muto	Hosiden Corporation
Juan Fantin	Google Inc.	Yasunori Nishikawa	Hosiden Corporation
Ken Wu	Google Inc.	Alan Berkema	HP Inc.
Kyle Tso	Google Inc.	Kenneth Chan	HP Inc.
Mark Hayter	Google Inc.	Lee Atkinson	HP Inc.
Nathan Kolluru	Google Inc.	Lee Leppo	HP Inc.
Nithya Jagannathan	Google Inc.	Rahul Lakdawala	HP Inc.
Srikanth Lakshmikanthan	Google Inc.	Robin Castell	HP Inc.
Todd Broch	Google Inc.	Roger Benson	HP Inc.
Toshak Singhal	Google Inc.	Steve Chen	HP Inc.
Vincent Palatin	Google Inc.	Bai Sean	Huawei Technologies Co., Ltd.
Xuelin Wu	Google Inc.	Chunjiang Zhao	Huawei Technologies Co., Ltd.
Zhenxue Xu	Google Inc.	JianQuan Wu	Huawei Technologies Co., Ltd.
Alan Kinningham	Granite River Labs	Li Zongjian	Huawei Technologies Co., Ltd.
Anand Murugan	Granite River Labs	Liansheng Zheng	Huawei Technologies Co., Ltd.
Balamurugan Manialagan	Granite River Labs	Lihua Duan	Huawei Technologies Co., Ltd.
Medipalli Sowmya	Granite River Labs	Min Chen	Huawei Technologies Co., Ltd.
Mike Engbretson	Granite River Labs	Wang Feng	Huawei Technologies Co., Ltd.
Mike Wu	Granite River Labs	Wei Haihong	Huawei Technologies Co., Ltd.
Mukesh Tatiya	Granite River Labs	Zhenning Shi	Huawei Technologies Co., Ltd.
Naresh Botsa	Granite River Labs	James Xie	Hynetek Semiconductor Co., Ltd
PoornaKumar M.	Granite River Labs	Yingyang Ou	Hynetek Semiconductor Co., Ltd
Prajwal Rathod	Granite River Labs	Robert Heaton	Indie Semiconductor
Rajaraman V	Granite River Labs	Vincent Wang	Indie Semiconductor
Saai Ghoutham Revathi	Granite River Labs	Benjamin Kropf	Infineon Technologies
Sivan Perumal	Granite River Labs	Sie Boo Chiang	Infineon Technologies
Sivaram Murugesan	Granite River Labs	Tue Fatt David Wee	Infineon Technologies
Tim Lin	Granite River Labs	Wee Tar Richard Ng	Infineon Technologies
Vijay S.	Granite River Labs	Wolfgang Furtner	Infineon Technologies
Vijayakumar P	Granite River Labs	Aruni Nelson	Intel Corporation

Bob Dunstan	Intel Corporation	Babu Mailachalam	Lattice Semiconductor Corp
Brad Saunders	Intel Corporation	Gianluca Mariani	Lattice Semiconductor Corp
Chee Lim Nge	Intel Corporation	Joel Coplen	Lattice Semiconductor Corp
Christine Krause	Intel Corporation	Thomas Watz	Lattice Semiconductor Corp
Chuen Ming Tan	Intel Corporation	Vesa Lauri	Lattice Semiconductor Corp
Dan Froelich	Intel Corporation	Bruce Chuang	Leadtrend
David Harriman	Intel Corporation	Eilian Liu	Leadtrend
David Hines	Intel Corporation	Chetan Kopalle	LeCroy Corporation
David Thompson	Intel Corporation	Daniel H Jacobs	LeCroy Corporation
Guobin Liu	Intel Corporation	Jake Jacobs	LeCroy Corporation
Harry Skinner	Intel Corporation	Kimberley McKay	LeCroy Corporation
Henrik Leegaard	Intel Corporation	Mike Engbretson	LeCroy Corporation
Jenn Chuan Cheng	Intel Corporation	Mike Micheletti	LeCroy Corporation
Jervis Lin	Intel Corporation	Roy Chestnut	LeCroy Corporation
John Howard	Intel Corporation	Tyler Joe	LeCroy Corporation
Karthi Vadivelu	Intel Corporation	Phil Jakes	Lenovo
Leo Heiland	Intel Corporation	Do Kyun Kim	LG electronics
Maarit Harkonen	Intel Corporation	Won-Jong Choi	LG electronics
Nge Chee Lim	Intel Corporation	Won-Jong Choi	LG Electronics Ltd.
Paul Durley	Intel Corporation	Aaron Melgar	Lion Semiconductor
Rahman Ismail	Intel Corporation	Chris Zhou	Lion Semiconductor
Rajaram Regupathy	Intel Corporation	Sehyung Jeon	Lion Semiconductor
Ronald Swartz	Intel Corporation	Wonyoung Kim	Lion Semiconductor
Sarah Sharp	Intel Corporation	Yongho Kim	Lion Semiconductor
Scott Brenden	Intel Corporation	Dave Thompson	LSI Corporation
Sridharan Ranganathan	Intel Corporation	Alan Kinningham	Luxshare-ICT
Steve McGowan	Intel Corporation	Alan Liu	Luxshare-ICT
Tim McKee	Intel Corporation	Daniel Chen	Luxshare-ICT
Toby Opferman	Intel Corporation	Eric Wen	Luxshare-ICT
Uma Medepalli	Intel Corporation	James Kirk	Luxshare-ICT
Venkataramani Gopalakrishnan	Intel Corporation	James Stevens	Luxshare-ICT
Ziv Kabiry	Intel Corporation	Josue Castillo	Luxshare-ICT
Jia Wei	Intersil Corporation	Pat Young	Luxshare-ICT
Weijie Huang	iST - Integrated Service Technology Inc.	Scott Shuey	Luxshare-ICT
Al Hsiao	ITE Tech. Inc.	Stone Lin	Luxshare-ICT
Greg Song	ITE Tech. Inc.	Chikara Kakizawa	Maxim Integrated Products
Richard Guo	ITE Tech. Inc.	Jacob Scott	Maxim Integrated Products
Victor Lin	ITE Tech. Inc.	Ken Helfrich	Maxim Integrated Products
Y.C. Chou	ITE Tech. Inc.	Michael Miskho	Maxim Integrated Products
Kenta Minejima	Japan Aviation Electronics Industry Ltd.	Chris Yokum	MCCI Corporation
Mark Saubert	Japan Aviation Electronics Industry Ltd.	Geert Knapen	MCCI Corporation
Toshio Shimoyama	Japan Aviation Electronics Industry Ltd.	Terry Moore	MCCI Corporation
Brian Fetz	Keysight Technologies Inc.	Velmurugan Selvaraj	MCCI Corporation
Jit Lim	Keysight Technologies Inc.	Tung-Sheng Lin	MediaTek Inc.
Koji Asakawa	Kinetic Technologies Inc.	Tung-Sheng Lin	MediaTek Inc.

Satoru Kumashiro	MegaChips Corporation	Ben Crowe	MQP Electronics Ltd.
Brian Marley	Microchip Technology Inc.	Pat Crowe	MQP Electronics Ltd.
Dave Perchlik	Microchip Technology Inc.	Sten Carlsen	MQP Electronics Ltd.
Don Perkins	Microchip Technology Inc.	Kenji Oguma	NEC Corporation
Fernando Gonzalez	Microchip Technology Inc.	ChinJui Lin	Nexperia B.V.
John Sisto	Microchip Technology Inc.	Max Guan	Nexperia B.V.
Josh Averyt	Microchip Technology Inc.	Frank Borngläber	Nokia Corporation
Kiet Tran	Microchip Technology Inc.	Kai Inha	Nokia Corporation
Mark Bohm	Microchip Technology Inc.	Pekka Leinonen	Nokia Corporation
Matthew Kalibat	Microchip Technology Inc.	Richard Petrie	Nokia Corporation
Mick Davis	Microchip Technology Inc.	Sten Carlsen	Nokia Corporation
Prasanna Vengateshan	Microchip Technology Inc.	Abhijeet Kulkarni	NXP Semiconductors
Rich Wahler	Microchip Technology Inc.	Ahmad Yazdi	NXP Semiconductors
Richard Petrie	Microchip Technology Inc.	Bart Vertenten	NXP Semiconductors
Ronald Kunin	Microchip Technology Inc.	Dennis Ha	NXP Semiconductors
Shannon Cash	Microchip Technology Inc.	Dong Nguyen	NXP Semiconductors
Thomas Farkas	Microchip Technology Inc.	Guru Prasad	NXP Semiconductors
Venkataraman	Microchip Technology Inc.	Ken Jaramillo	NXP Semiconductors
Andrew Yang	Microsoft Corporation	Krishnan TN	NXP Semiconductors
Anthony Chen	Microsoft Corporation	Michael Joehren	NXP Semiconductors
Arvind Murching	Microsoft Corporation	Robert de Nie	NXP Semiconductors
Dave Perchlik	Microsoft Corporation	Rod Whitby	NXP Semiconductors
David Voth	Microsoft Corporation	Vijendra Kuroodi	NXP Semiconductors
Geoff Shew	Microsoft Corporation	Winston Langeslag	NXP Semiconductors
Jayson Kastens	Microsoft Corporation	Robert Heaton	Obsidian Technology
Kai Inha	Microsoft Corporation	Andrew Yoo	ON Semiconductor
Marwan Kadado	Microsoft Corporation	Brady Maasen	ON Semiconductor
Michelle Bergeron	Microsoft Corporation	Bryan McCoy	ON Semiconductor
Nathan Sherman	Microsoft Corporation	Christian Klein	ON Semiconductor
Rahul Ramadas	Microsoft Corporation	Cor Voorwinden	ON Semiconductor
Randy Aull	Microsoft Corporation	Edward Berrios	ON Semiconductor
Shiu Ng	Microsoft Corporation	Michael Smith	ON Semiconductor
Tieyong Yin	Microsoft Corporation	Oscar Freitas	ON Semiconductor
Timo Toivola	Microsoft Corporation	Tom Duffy	ON Semiconductor
Toby Nixon	Microsoft Corporation	Brian Collins	Parade Technologies Inc.
Vahid Vassey	Microsoft Corporation	Craig Wiley	Parade Technologies Inc.
Vivek Gupta	Microsoft Corporation	Hung-Chih Chiu	Power Forest Technology Corporation
Yang You	Microsoft Corporation	Jay Tu	Power Forest Technology Corporation
Adib Al Abaji	Molex LLC	Adel Lahham	Power Integrations
Aaron Xu	Monolithic Power Systems Inc.	Aditya Kulkarni	Power Integrations
Bo Zhou	Monolithic Power Systems Inc.	Akshay Nayaknur	Power Integrations
Christian Sporck	Monolithic Power Systems Inc.	Amruta Patra	Power Integrations
Di Han	Monolithic Power Systems Inc.	K R Rahul Raj	Power Integrations
Zhihong Yu	Monolithic Power Systems Inc.	Kaushik Raam	Power Integrations
Dan Wagner	Motorola Mobility Inc.	Rahul Joshi	Power Integrations

Ricardo Pregiteer	Power Integrations	Hidenori Nishimoto	Rohm Co. Ltd.
Shruti Anand	Power Integrations	Kris Bahar	Rohm Co. Ltd.
Amit gupta	Qualcomm, Inc	Manabu Miyata	Rohm Co. Ltd.
George Paparrizos	Qualcomm, Inc	Ruben Balbuena	Rohm Co. Ltd.
Giovanni Garcea	Qualcomm, Inc	Takashi Sato	Rohm Co. Ltd.
Jack Pham	Qualcomm, Inc	Vijendra Kuroodi	Rohm Co. Ltd.
James Goel	Qualcomm, Inc	Yusuke Kondo	Rohm Co. Ltd.
Joshua Warner	Qualcomm, Inc	Kazuomi Nagai	ROHM Co., Ltd.
Karyn Vuong	Qualcomm, Inc	Matti Kulmala	Salcomp Plc
Lalan Mishra	Qualcomm, Inc	Toni Lehimo	Salcomp Plc
Nicholas Cadieux	Qualcomm, Inc	Edward Lee	Samsung Electronics Co. Ltd.
Vamsi Samavedam	Qualcomm, Inc	Tong Kim	Samsung Electronics Co. Ltd.
Vatsal Patel	Qualcomm, Inc	Amit Bouzaglo	Scosche Industries
Chris Sporck	Qualcomm, Inc.	Alvin Cox	Seagate Technology LLC
Craig Aiken	Qualcomm, Inc.	Emmanuel Lemay	Seagate Technology LLC
Narendra Mehta	Qualcomm, Inc.	John Hein	Seagate Technology LLC
Terry Remple	Qualcomm, Inc.	Marc Noblitt	Seagate Technology LLC
Will Kun	Qualcomm, Inc.	Michael Morgan	Seagate Technology LLC
Yoram Rimoni	Qualcomm, Inc.	Ronald Rueckert	Seagate Technology LLC
Fan-Hau Hsu	Realtek Semiconductor Corp.	Tony Priborsky	Seagate Technology LLC
Tsung-Peng Chuang	Realtek Semiconductor Corp.	Chin Chang	Semtech Corporation
Atsushi Mitamura	Renesas Electronics Corp.	Tom Farkas	Semtech Corporation
Bob Dunstan	Renesas Electronics Corp.	Ankit Garg	Siemens Industry Software Inc.
Brian Allen	Renesas Electronics Corp.	Ning Dai	Silergy Corp.
Dan Aoki	Renesas Electronics Corp.	Wanfeng Zhang	Silergy Corp.
Fengshuan Zhou	Renesas Electronics Corp.	Kafai Leung	Silicon Laboratories, Inc.
Hajime Nozaki	Renesas Electronics Corp.	Kok Hong Soh	Silicon Laboratories, Inc.
John Carpenter	Renesas Electronics Corp.	Sorin Badiu	Silicon Laboratories, Inc.
Kiichi Muto	Renesas Electronics Corp.	Steven Ghang	Silicon Laboratories, Inc.
Masami Katagiri	Renesas Electronics Corp.	Abhishek Sardeshpande	SiliConch Systems Private Limited
Nobuo Furuya	Renesas Electronics Corp.	Aniket Mathad	SiliConch Systems Private Limited
Patrick Yu	Renesas Electronics Corp.	Chandana N	SiliConch Systems Private Limited
Peter Teng	Renesas Electronics Corp.	Jaswanth Ammineni	SiliConch Systems Private Limited
Philip Leung	Renesas Electronics Corp.	Jinisha Patel	SiliConch Systems Private Limited
Steve Roux	Renesas Electronics Corp.	Kaustubh Kumar	SiliConch Systems Private Limited
Tetsu Sato	Renesas Electronics Corp.	Nitish	SiliConch Systems Private Limited
Toshifumi Yamaoka	Renesas Electronics Corp.	Pavitra Balasubramanian	SiliConch Systems Private Limited
Yimin Chen	Renesas Electronics Corp.	Rakesh Polasa	SiliConch Systems Private Limited
Chunan Kuo	Richtek Technology Corporation	Satish Anand Verkila	SiliConch Systems Private Limited
Heinz Wei	Richtek Technology Corporation	Shubham Paliwal	SiliConch Systems Private Limited
Max Huang	Richtek Technology Corporation	Vishnu Pusuluri	SiliConch Systems Private Limited
TZUHSIEN CHUANG	Richtek Technology Corporation	John Sisto	SMSC
Tatsuya Irisawa	Ricoh Company Ltd.	Ken Gay	SMSC
Akihiro Ono	Rohm Co. Ltd.	Mark Bohm	SMSC
Chris Lin	Rohm Co. Ltd.	Richard Wahler	SMSC

Shannon Cash	SMSC	Javed Ahmad	Texas Instruments
Tim Knowlton	SMSC	Jean Picard	Texas Instruments
William Chiechi	SMSC	John Perry	Texas Instruments
Shigenori Tagami	Sony Corporation	Kasthuri Annamalai	Texas Instruments
Shinichi Hirata	Sony Corporation	Martin Patoka	Texas Instruments
Amanda Hosler	Specwerkz	Mike Campbell	Texas Instruments
Bob Dunstan	Specwerkz	Scott Jackson	Texas Instruments
Brad Saunders	Specwerkz	Shafiuddin Mohammed	Texas Instruments
Diane Lenox	Specwerkz	Srinath Hosur	Texas Instruments
Michael Munn	StarTech.com Ltd.	Steven Tom	Texas Instruments
Fabien Friess	ST-Ericsson	Yoon Lee	Texas Instruments
Giuseppe Platania	ST-Ericsson	Tim Wilhelm	The Silanna Group Pty. Ltd.
Jean-Francois Gatto	ST-Ericsson	Tod Wolf	The Silanna Group Pty. Ltd.
Milan Stamenkovic	ST-Ericsson	Chris Yokum	Total Phase
Nicolas Florenchie	ST-Ericsson	Dylan Su	UL LLC
Patrizia Milazzo	ST-Ericsson	Eric Wall	UL LLC
Christophe Cochard	STMICROELECTRONICS	Jason Smith	UL LLC
Christophe Lorin	STMICROELECTRONICS	Terry Kao	UL LLC
Filippo Bonaccorso	STMICROELECTRONICS	Steven Chen	Unigraf OY
Jessy Guilbot	STMICROELECTRONICS	Topi Lampiranta	Unigraf OY
Joel Huloux	STMICROELECTRONICS	Brad Cox	Ventev Mobile
John Bloomfield	STMICROELECTRONICS	Colin Vose	Ventev Mobile
Massimo Panzica	STMICROELECTRONICS	Dydron Lin	VIA Technologies, Inc.
Meriem Mersel	STMICROELECTRONICS	Fong-Jim Wang	VIA Technologies, Inc.
Nathalie Ballot	STMICROELECTRONICS	Jay Tseng	VIA Technologies, Inc.
Pascal Legrand	STMICROELECTRONICS	Rex Chang	VIA Technologies, Inc.
Patrizia Milazzo	STMICROELECTRONICS	Terrance Shih	VIA Technologies, Inc.
Richard O'Connor	STMICROELECTRONICS	Ho Wen Tsai	Weltrend Semiconductor
Morten Christiansen	Synopsys, Inc.	Hung Chiang	Weltrend Semiconductor
Nivin George	Synopsys, Inc.	Jeng Cheng Liu	Weltrend Semiconductor
Prishkit Abrol	Synopsys, Inc.	Priscilla Lee	Weltrend Semiconductor
Zongyao Wen	Synopsys, Inc.	Wayne Lo	Weltrend Semiconductor
Joan Marrinan	Tektronix	Charles Neumann	Western Digital Technologies, Inc.
Kimberley McKay	Teledyne-LeCroy	Curtis Stevens	Western Digital Technologies, Inc.
Matthew Dunn	Teledyne-LeCroy	John Maroney	Western Digital Technologies, Inc.
Tony Minchell	Teledyne-LeCroy	Joe O'Brien	Wilder Technologies
Anand Dabak	Texas Instruments	Will Miller	Wilder Technologies
Annamalai Kasthuri	Texas Instruments	Juejia Zhou	Xiaomi Communications Co., Ltd.
Bill Waters	Texas Instruments	Xiaoxing Yang	Xiaomi Communications Co., Ltd.
Bing Lu	Texas Instruments	Liu Qiong	Zuhai Smartware Technology Co., Ltd.
Deric Waters	Texas Instruments	Long Zhang	Zuhai Smartware Technology Co., Ltd.
Grant Ley	Texas Instruments	Yuanchao Liang	Zuhai Smartware Technology Co., Ltd.
Gregory Watkins	Texas Instruments		
Ingolf Frank	Texas Instruments		
Ivo Huber	Texas Instruments		

Revision History

Revision	Version	Comments	Issue Date
1.0	1.0	Initial release Revision 1.0	5 July, 2012
1.0	1.1	Including errata through 31-October-2012	31 October 2012
1.0	1.2	Including errata through 26-June-2013	26 June, 2013
1.0	1.3	Including errata through 11-March-2014	11 March 2014
2.0	1.0	Initial release Revision 2.0	11 August 2014
2.0	1.1	Including errata through 7-May 2015	7 May 2015
2.0	1.2	Including errata through 25-March-2016	25 March 2016
2.0	1.3	Including errata through 11-January-2017	11 January 2017
3.0	1.0	Initial release Revision 3.0	11 December 2015
3.0	1.0a	Including errata through 25-March-2016	25 March 2016
3.0	1.1	Including errata through 12-January-2017	12 January 2017
3.0	1.2	Including errata through 21-June-2018	21 June 2018
3.0	2.0	Including errata through 29-August-2019	29 August 2019
3.1	1.0	Including errata through May 2021	May 2021
3.1	1.1	Including errata through July 2021 This version incorporates the following ECNs: <ul style="list-style-type: none"> • EPR Clarifications • Define AMS starting point 	July 2021
3.1	1.2	Including errata through October 2021 This version incorporates the following ECNs: <ul style="list-style-type: none"> • Clarify use of Retries • Battery Capabilities • FRS timing problem • PPS power rule clarifications • Peak current support for EPR AVS APDO 	October 2021
3.1	1.3	This version incorporates the following ECNs: <ul style="list-style-type: none"> • Robust EPR Source Operation • EPR Source Caps Editorial • SRC PPS behavior in low current request • Enter USB 	January 2022

3.1	1.4	<p>Editorial changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none"> • Capabilities Mismatch Update • Chunking Timing Issue • OT Mitigation 	April 2022
3.1	1.5	<p>Editorial changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none"> • Timer Description Corrections • Change Source_Info Requirements • AMS Update 	July 2022
3.1	1.6	<p>Editorial changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none"> • USB4® V2 Updates • Data Reset Issues • Increase tSenderResponse • PPS Power Limit Bit Update • Support for Asymmetric Mode • Timer Description Corrections Revisited 	October 2022
3.1	1.7	<p>Editorial Changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none"> • Data Reset Invalid Reject Handling • Source request • Source Transition • EPR Entry 	January 2023
3.1	1.8	<p>Editorial Changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none"> • Slew rate exemption for Power Role Swap. • EUDO cable speed clarification. • Update to PPS Requirements. • Deprecate Interruptibility. • Section 7.3 restructure and update. 	April 2023

3.2	1.0	<p>Editorial Changes</p> <p>This version incorporates the following ECNs:</p> <ul style="list-style-type: none">• VDM use conditions• tTypeCSinkWaitCap• tFirstSourceCap clarification• Hard Reset clarification• Unrecognized Country Code• EPR Entry Process• SPR AVS Definition• EPR Power Rules Clarifications	October 2023.
-----	-----	---	---------------

Table of Contents

Contents

- Universal Serial Bus2
- Power Delivery Specification.....4
- LIMITED COPYRIGHT LICENSE5
- INTELLECTUAL PROPERTY DISCLAIMER5
- Editors6
- Contributors6
- Revision History13
- Table of Contents.....16
- List of Tables.....23
- List of Figures30
- 1. Introduction.....38**
 - 1.1 Overview38
 - 1.2 Purpose.....39
 - 1.2.1 Scope.....40
 - 1.3 Section Overview.....40
 - 1.4 Conventions41
 - 1.4.1 Precedence41
 - 1.4.2 Keywords41
 - 1.4.3 Numbering42
 - 1.5 Related Documents.....43
 - 1.6 Terms and Abbreviations.....45
 - 1.7 Parameter Values.....55
 - 1.8 Changes from Revision 3.0.....55
 - 1.9 Compatibility with Revision 2.0.....55
- 2. Overview56**
 - 2.1 Introduction.....56
 - 2.1.1 Power Delivery Source Operational Contracts.....56
 - 2.1.2 Power Delivery Contracts.....56
 - 2.1.3 Other Uses for Power Delivery57
 - 2.2 Compatibility with Revision 2.0.....58
 - 2.3 USB Power Delivery Capable Devices.....58
 - 2.4 SOP* Communication60
 - 2.4.1 Introduction.....60
 - 2.4.2 SOP* Collision Avoidance.....60
 - 2.4.3 SOP Communication.....60
 - 2.4.4 SOP'/SOP'' Communication with Cable Plugs.....60
 - 2.5 Operational Overview62
 - 2.5.1 Source Operation.....62
 - 2.5.2 Sink Operation65

- 2.5.3 Cable Plugs 68
- 2.6 Architectural Overview 69
 - 2.6.1 Policy 72
 - 2.6.2 Message Formation and Transmission 73
 - 2.6.3 Collision Avoidance 74
 - 2.6.4 Power supply 74
 - 2.6.5 DFP/UFP 75
 - 2.6.6 Cable and Connectors 75
 - 2.6.7 Interactions between Non-PD, BC, and PD devices 75
 - 2.6.8 Power Rules 76
- 2.7 Extended Power Range (EPR) Operation 77
- 2.8 Charging Models 79
 - 2.8.1 Fixed Voltage Charging Models 79
 - 2.8.2 Programmable Power Supply (PPS) Charging Models 79
 - 2.8.3 Adjustable Voltage Supply (AVS) Charging Models 80
- 3. USB Type-A and USB Type-B Cable Assemblies and Connectors 81**
- 4. Electrical Requirements 82**
 - 4.1 Interoperability with other USB Specifications 82
 - 4.2 Dead Battery Detection / Unpowered Port Detection 82
 - 4.3 Cable IR Ground Drop (IR Drop) 82
 - 4.4 Cable Type Detection 82
- 5. Physical Layer 84**
 - 5.1 Physical Layer Overview 84
 - 5.2 Physical Layer Functions 84
 - 5.3 Symbol Encoding 85
 - 5.4 Ordered Sets 86
 - 5.5 Transmitted Bit Ordering 88
 - 5.6 Packet Format 89
 - 5.6.1 Packet Framing 89
 - 5.6.2 CRC 92
 - 5.6.3 Packet Detection Errors 94
 - 5.6.4 Hard Reset 94
 - 5.6.5 Cable Reset 95
 - 5.7 Collision Avoidance 96
 - 5.8 Biphase Mark Coding (BMC) Signaling Scheme 97
 - 5.8.1 Encoding and signaling 97
 - 5.8.2 Transmit and Receive Masks 101
 - 5.8.3 Transmitter Load Model 109
 - 5.8.4 BMC Common specifications 111
 - 5.8.5 BMC Transmitter Specifications 111
 - 5.8.6 BMC Receiver Specifications 116
 - 5.9 Built in Self-Test (BIST) 119
 - 5.9.1 BIST Carrier Mode 119
 - 5.9.2 BIST Test Data 119
- 6. Protocol Layer 120**
 - 6.1 Overview 120
 - 6.2 Messages 120
 - 6.2.1 Message Construction 120
 - 6.3 Control Message 134

- 6.3.1 GoodCRC Message135
- 6.3.2 GotoMin Message135
- 6.3.3 Accept Message136
- 6.3.4 Reject Message136
- 6.3.5 Ping Message137
- 6.3.6 PS_RDY Message137
- 6.3.7 Get_Source_Cap Message.....137
- 6.3.8 Get_Sink_Cap Message.....137
- 6.3.9 DR_Swap Message138
- 6.3.10 PR_Swap Message.....138
- 6.3.11 VCONN_Swap Message.....139
- 6.3.12 Wait Message.....140
- 6.3.13 Soft Reset Message.....141
- 6.3.14 Data_Reset Message142
- 6.3.15 Data_Reset_Complete Message.....142
- 6.3.16 Not_Supported Message143
- 6.3.17 Get_Source_Cap_Extended Message143
- 6.3.18 Get_Status Message.....143
- 6.3.19 FR_Swap Message.....143
- 6.3.20 Get_PPS_Status.....144
- 6.3.21 Get_Country_Codes144
- 6.3.22 Get_Sink_Cap_Extended Message.....144
- 6.3.23 Get_Source_Info Message144
- 6.3.24 Get_Revision Message.....144
- 6.4 Data Message..... 145
 - 6.4.1 Capabilities Message146
 - 6.4.2 Request Message162
 - 6.4.3 BIST Message169
 - 6.4.4 Vendor Defined Message.....172
 - 6.4.5 Battery_Status Message213
 - 6.4.6 Alert Message.....215
 - 6.4.7 Get_Country_Info Message219
 - 6.4.8 Enter_USB Message220
 - 6.4.9 EPR_Request Message223
 - 6.4.10 EPR_Mode Message224
 - 6.4.11 Source_Info Message231
 - 6.4.12 Revision Message233
- 6.5 Extended Message 234
 - 6.5.1 Source_Capabilities_Extended Message236
 - 6.5.2 Status Message242
 - 6.5.3 Get_Battery_Cap Message248
 - 6.5.4 Get_Battery_Status Message249
 - 6.5.5 Battery_Capabilities Message250
 - 6.5.6 Get_Manufacturer_Info Message.....252
 - 6.5.7 Manufacturer_Info Message.....253
 - 6.5.8 Security Messages255
 - 6.5.9 Firmware Update Messages.....257
 - 6.5.10 PPS_Status Message.....258
 - 6.5.11 Country_Codes Message.....260
 - 6.5.12 Country_Info Message261
 - 6.5.13 Sink_Capabilities_Extended Message262

6.5.14	Extended_Control Message	268
6.5.15	EPR Capabilities Message	270
6.5.16	Vendor_Defined_Extended Message.....	272
6.6	Timers	274
6.6.1	CRCReceiveTimer	274
6.6.2	SenderResponseTimer.....	274
6.6.3	Capability Timers	275
6.6.4	Wait Timers and Times.....	277
6.6.5	Power Supply Timers	278
6.6.6	NoResponseTimer.....	280
6.6.7	BIST Timers	281
6.6.8	Power Role Swap Timers	282
6.6.9	Soft Reset Timers.....	283
6.6.10	Data Reset Timers.....	284
6.6.11	Hard Reset Timers	285
6.6.12	Structured VDM Timers.....	286
6.6.13	VCONN Timers	288
6.6.14	tCableMessage	288
6.6.15	DiscoverIdentityTimer.....	288
6.6.16	Collision Avoidance Timers	289
6.6.17	Fast Role Swap Timers.....	290
6.6.18	Chunking Timers	291
6.6.19	Programmable Power Supply Timers	293
6.6.20	tEnterUSB	293
6.6.21	EPR Timers.....	294
6.6.22	Time Values and Timers.....	295
6.7	Counters	299
6.7.1	MessageID Counter.....	299
6.7.2	Retry Counter.....	300
6.7.3	Hard Reset Counter	300
6.7.4	Capabilities Counter.....	300
6.7.5	Discover Identity Counter	300
6.7.6	VDMBusyCounter.....	300
6.7.7	Counter Values and Counters.....	301
6.8	Reset.....	302
6.8.1	Soft Reset and Protocol Error	302
6.8.2	Data Reset.....	304
6.8.3	Hard Reset	304
6.8.4	Cable Reset.....	305
6.9	Accept, Reject and Wait	306
6.10	Collision Avoidance	306
6.11	Message Discarding.....	306
6.12	State behavior	308
6.12.1	Introduction to state diagrams used in Chapter 6.....	308
6.12.2	State Operation.....	309
6.12.3	List of Protocol Layer States	331
6.13	Message Applicability.....	333
6.13.1	Applicability of Control Messages.....	334
6.13.2	Applicability of Data Messages.....	336
6.13.3	Applicability of Extended Messages.....	338
6.13.4	Applicability of Extended Control Messages.....	340

- 6.13.5 Applicability of Structured VDM Commands 341
- 6.13.6 Applicability of Reset Signaling..... 342
- 6.13.7 Applicability of Fast Role Swap signal..... 342
- 6.14 Value Parameters..... 343
- 7. Power Supply 344**
- 7.1 Source Requirements 344
 - 7.1.1 Behavioral Aspects 344
 - 7.1.2 Source Bulk Capacitance 344
 - 7.1.3 Types of Sources 345
 - 7.1.4 Source Transitions 346
 - 7.1.5 Response to Hard Resets..... 359
 - 7.1.6 Changing the Output Power Capability 360
 - 7.1.7 Robust Source Operation 361
 - 7.1.8 Output Voltage Tolerance and Range..... 363
 - 7.1.9 Charging and Discharging the Bulk Capacitance on V_{BUS} 364
 - 7.1.10 Swap Standby for Sources 364
 - 7.1.11 Source Peak Current Operation 365
 - 7.1.12 Source Capabilities Extended Parameters 366
 - 7.1.13 Fast Role Swap 369
 - 7.1.14 Non-application of V_{BUS} Slew Rate Limits 371
 - 7.1.15 V_{CONN} Power Cycle 372
- 7.2 Sink Requirements..... 374
 - 7.2.1 Behavioral Aspects 374
 - 7.2.2 Sink Bulk Capacitance 374
 - 7.2.3 Sink Standby 375
 - 7.2.4 Suspend Power Consumption..... 375
 - 7.2.5 Zero Negotiated Current 375
 - 7.2.6 Transient Load Behavior..... 375
 - 7.2.7 Swap Standby for Sinks..... 376
 - 7.2.8 Sink Peak Current Operation..... 376
 - 7.2.9 Robust Sink Operation 377
 - 7.2.10 Fast Role Swap 379
- 7.3 Transitions 380
 - 7.3.1 Transitions caused by a Request Message 382
 - 7.3.2 Transitions Caused by Power Role Swap 418
 - 7.3.3 Transitions Caused by GotoMin 424
 - 7.3.4 Transitions Caused by Hard Reset 426
 - 7.3.5 Transitions Caused by Fast Role Swap 430
- 7.4 Electrical Parameters 433
 - 7.4.1 Source Electrical Parameters 433
 - 7.4.2 Sink Electrical Parameters 441
 - 7.4.3 Common Electrical Parameters..... 443
- 8. Device Policy 444**
- 8.1 Overview 444
- 8.2 Device Policy Manager 444
 - 8.2.1 Capabilities..... 445
 - 8.2.2 System Policy..... 446
 - 8.2.3 Control of Source/Sink..... 446
 - 8.2.4 Cable Detection 446
 - 8.2.5 Managing Power Requirements..... 447

- 8.2.6 Use of “Unconstrained Power” bit with Batteries and AC supplies449
- 8.2.7 Interface to the Policy Engine451
- 8.3 Policy Engine 453
 - 8.3.1 Introduction.....453
 - 8.3.2 Atomic Message Sequence Diagrams.....453
 - 8.3.3 State Diagrams.....865
- 9. States and Status Reporting1021**
 - 9.1 Overview1021
 - 9.1.1 PDUSB Device and Hub Requirements1023
 - 9.1.2 Mapping to USB Device States1024
 - 9.1.3 PD Software Stack1026
 - 9.1.4 PDUSB Device Enumeration1027
 - 9.2 PD Specific Descriptors1029
 - 9.2.1 USB Power Delivery Capability Descriptor1029
 - 9.2.2 Battery Info Capability Descriptor1031
 - 9.2.3 PD Consumer Port Capability Descriptor1032
 - 9.2.4 PD Provider Port Capability Descriptor1033
 - 9.3 PD Specific Requests and Events1034
 - 9.3.1 PD Specific Requests1034
 - 9.4 PDUSB Hub and PDUSB Peripheral Device Requests1035
 - 9.4.1 GetBatteryStatus.....1035
 - 9.4.2 SetPDFeature.....1036
- 10. Power Rules.....1039**
 - 10.1 Introduction.....1039
 - 10.2 Source Power Rules.....1039
 - 10.2.1 Source Power Rule Considerations1039
 - 10.2.2 Normative Voltages and Currents1041
 - 10.2.3 Optional Voltages/Currents.....1051
 - 10.2.4 Power sharing between ports.....1060
 - 10.3 Sink Power Rules1061
 - 10.3.1 Sink Power Rule Considerations.....1061
 - 10.3.2 Normative Sink Rules1061
- A. CRC calculation1063**
 - A.1 C code example.....1063
- B. PD Message Sequence Examples1066**
 - B.1 External power is supplied downstream.....1066
 - B.2 External power is supplied upstream1070
 - B.3 Giving back power1076
- C. VDM Command Examples.....1086**
 - C.1 Discover Identity Example1086
 - C.1.1 Discover Identity Command request.....1086
 - C.1.2 Discover Identity Command response – Active Cable.....1087
 - C.1.3 Discover Identity Command response – Hub.1089
 - C.2 Discover SVIDs Example1090
 - C.2.1 Discover SVIDs Command request1090
 - C.2.2 Discover SVIDs Command response1091
 - C.3 Discover Modes Example1092
 - C.3.1 Discover Modes Command request.....1092
 - C.3.2 Discover Modes Command response.....1093

- C.4 Enter Mode Example.....1094
 - C.4.1 Enter Mode Command request1094
 - C.4.2 Enter Mode Command response1095
 - C.4.3 Enter Mode Command request with additional VDO1096
- C.5 Exit Mode Example1097
 - C.5.1 Exit Mode Command request.....1097
 - C.5.2 Exit Mode Command response.....1098
- C.6 Attention Example1099
 - C.6.1 Attention Command request1099
 - C.6.2 Attention Command request with additional VDO.....1100
- D. BMC Receiver Design Examples.....1101**
- D.1 Finite Difference Scheme1101
 - D.1.1 Sample Circuitry1101
 - D.1.2 Theory.....1101
 - D.1.3 Data Recovery1103
 - D.1.4 Noise Zone and Detection Zone1104
- D.2 Subtraction Scheme.....1105
 - D.2.1 Sample Circuitry1105
 - D.2.2 Output of Each Circuit Block1105
 - D.2.3 Subtractor Output at Power Source and Power Sink.....1105
 - D.2.4 Noise Zone and Detection Zone1106
- E. FRS System Level Example.....1107**
- E.1 Overview1107
- E.2 FRS Initial Setup.....1110
- E.3 FRS Process.....1113

List of Tables

Table 1.1 Section Overview	40
Table 1.2 Document References	43
Table 1.3 Terms and Abbreviations	45
Table 2.1 “Fixed Voltage Power Ranges”	79
Table 2.2 “PPS Voltage Power Ranges”	80
Table 2.3 “Adjustable Voltage Supply Voltage Ranges”	80
Table 5.1 “4b5b Symbol Encoding Table”	85
Table 5.2 “Ordered Sets”	86
Table 5.3 “Validation of Ordered Sets”	87
Table 5.4 “Data Size”	88
Table 5.5 “SOP ordered set”	89
Table 5.6 “SOP’ ordered set”	90
Table 5.7 “SOP” ordered set”	90
Table 5.8 “SOP’_Debug ordered set”	91
Table 5.9 “SOP”_Debug ordered set”	91
Table 5.10 “CRC-32 Mapping”	93
Table 5.11 “Hard Reset ordered set”	94
Table 5.12 “Cable Reset ordered set”	95
Table 5.13 “R _p values used for Collision Avoidance”	96
Table 5.14 “BMC Tx Mask Definition, X Values”	102
Table 5.15 “BMC Tx Mask Definition, Y Values”	103
Table 5.16 “BMC Rx Mask Definition”	108
Table 5.17 “BMC Common Normative Requirements”	111
Table 5.18 “BMC Transmitter Normative Requirements”	112
Table 5.19 “BMC Receiver Normative Requirements”	116
Table 6.1 “Message Header”	122
Table 6.2 “Revision Interoperability during an Explicit Contract”	125
Table 6.3 “Extended Message Header”	126
Table 6.4 “Use of Unchunked Message Supported bit”	128
Table 6.5 “Control Message Types”	134
Table 6.6 “Data Message Types”	145
Table 6.7 “Power Data Object”	147
Table 6.8 “Augmented Power Data Object”	147
Table 6.9 “Fixed Supply PDO – Source”	150
Table 6.10 “Fixed Power Source Peak Current Capability”	152
Table 6.11 “Variable Supply (non-Battery) PDO – Source”	153
Table 6.12 “Battery Supply PDO – Source”	153
Table 6.13 “SPR Programmable Power Supply APDO – Source”	154
Table 6.14 “EPR Adjustable Voltage Supply APDO – Source “	154
Table 6.15 “EPR AVS Power Source Peak Current Capability”	155
Table 6.16 “SPR Adjustable Voltage Supply APDO – Source”	156
Table 6.17 “Fixed Supply PDO – Sink”	158
Table 6.18 “Variable Supply (non-Battery) PDO – Sink”	159
Table 6.19 “Battery Supply PDO – Sink”	160
Table 6.20 “Programmable Power Supply APDO – Sink”	160
Table 6.21 “EPR Adjustable Voltage Supply APDO – Sink”	161
Table 6.22 “Fixed and Variable Request Data Object”	162
Table 6.23 “Fixed and Variable Request Data Object with GiveBack Support”	163
Table 6.24 “Battery Request Data Object”	163

Table 6.25 “Battery Request Data Object with GiveBack Support”163

Table 6.26 “PPS Request Data Object”164

Table 6.27 “AVS Request Data Object”164

Table 6.28 “BIST Data Object”170

Table 6.29 “Unstructured VDM Header”173

Table 6.30 “Structured VDM Header”175

Table 6.31 “Structured VDM Commands”176

Table 6.32 “SVID Values”176

Table 6.33 “Commands and Responses”179

Table 6.34 “ID Header VDO”182

Table 6.35 “Product Types (UFP)”183

Table 6.36 “Product Types (Cable Plug/VPD)”183

Table 6.37 “Product Types (DFP)”184

Table 6.38 “Cert Stat VDO”184

Table 6.39 “Product VDO”185

Table 6.40 “UFP VDO”186

Table 6.41 “DFP VDO”188

Table 6.42 “Passive Cable VDO”190

Table 6.43 “Active Cable VDO 1”193

Table 6.44 “Active Cable VDO 2”195

Table 6.45 “VPD VDO”199

Table 6.46 “Discover SVIDs Responder VDO”201

Table 6.47 “Battery Status Data Object (BSDO)”213

Table 6.48 “Alert Data Object (ADO)”216

Table 6.49 “Country Code Data Object (CCDO)”219

Table 6.50 “Enter_USB Data Object (EUODO)”221

Table 6.51 “EPR Mode Data Object (EPRMDO)”225

Table 6.52 “Source_Info Data Object (SIDO)”231

Table 6.53 “Revision Message Data Object (RMDO)”233

Table 6.54 “Extended Message Types”235

Table 6.55 “Source Capabilities Extended Data Block (SCEDB)”236

Table 6.56 “SOP Status Data Block (SDB)”243

Table 6.57 “SOP’/SOP” Status Data Block (SDB)”247

Table 6.58 “Get Battery Cap Data Block (GBCDB)”248

Table 6.59 “Get Battery Status Data Block (GBSDB)”249

Table 6.60 “Battery Capability Data Block (BCDB)”250

Table 6.61 “Get Manufacturer Info Data Block (GMIDB)”252

Table 6.62 “Manufacturer Info Data Block (MIDB)”253

Table 6.63 “PPS Status Data Block (PPSSDB)”258

Table 6.64 “Country Codes Data Block (CCDB)”260

Table 6.65 “Country Info Data Block (CIDB)”261

Table 6.66 “Sink Capabilities Extended Data Block (SKEDB)”263

Table 6.67 “Extended Control Data Block (ECDB)”268

Table 6.68 “Extended Control Message Types”268

Table 6.69 “Time Values”296

Table 6.70 “Timers”298

Table 6.71 “Counter parameters”301

Table 6.72 “Counters”301

Table 6.73 “Response to an incoming Message (except VDM)”303

Table 6.74 “Response to an incoming VDM”303

Table 6.75 “Message discarding”307

Table 6.76 “Protocol Layer States”	331
Table 6.77 “Message Applicability Abbreviations”	333
Table 6.78 “Applicability of Control Messages”	334
Table 6.79 “Applicability of Data Messages”	336
Table 6.80 “Applicability of Extended Messages”	338
Table 6.81 “Applicability of Extended Control Messages”	340
Table 6.82 “Applicability of Structured VDM Commands”	341
Table 6.83 “Applicability of Reset Signaling”	342
Table 6.84 “Applicability of Fast Role Swap signal”	342
Table 6.85 “Value Parameters”	343
Table 7.1 “Sequence Description for Changing the Source to another (A)PDO”	384
Table 7.2 “Sequence Description for Increasing the Voltage”	386
Table 7.3 “Sequence Diagram for Increasing the Voltage and Current”	388
Table 7.4 “Sequence Description for Increasing the Voltage and Decreasing the Current”	390
Table 7.5 “Sequence Description for Decreasing the Voltage and Increasing the Current”	392
Table 7.6 “Sequence Description for Decreasing the Voltage”	394
Table 7.7 “Sequence Description for Decreasing the Voltage and the Current”	396
Table 7.8 “Sequence Description for no change in Current or Voltage”	398
Table 7.9 “Sequence Description for Increasing the Current”	400
Table 7.10 “Sequence Description for Decreasing the Current”	402
Table 7.11 “Sequence Description for Increasing the Programmable Power Supply Voltage”	404
Table 7.12 “Sequence Description for Decreasing the Programmable Power Supply Voltage”	406
Table 7.13 “Sequence Description for increasing the Current in PPS mode”	408
Table 7.14 “Sequence Description for decreasing the Current in PPS mode”	410
Table 7.15 “Sequence Description for no change in Current or Voltage in PPS mode”	412
Table 7.16 “Sequence Description for Increasing the Adjustable Voltage Supply Voltage”	414
Table 7.17 “Sequence Description for Decreasing the Adjustable Voltage Supply Voltage”	416
Table 7.18 “Sequence Description for no change in Current or Voltage in AVS mode”	417
Table 7.19 “Sequence Description for a Sink Requested Power Role Swap”	419
Table 7.20 “Sequence Description for a Source Requested Power Role Swap”	422
Table 7.21 “Sequence Description for a GotoMin Current Decrease”	425
Table 7.22 “Sequence Description for a Source Initiated Hard Reset”	427
Table 7.23 “Sequence Description for a Sink Initiated Hard Reset”	429
Table 7.24 “Sequence Description for Fast Role Swap”	431
Table 7.25 “Source Electrical Parameters”	433
Table 7.26 “Sink Electrical Parameters”	441
Table 7.27 “Common Source/Sink Electrical Parameters”	443
Table 8.1 “Basic Message Flow”	454
Table 8.2 “Potential issues in Basic Message Flow”	456
Table 8.3 “Basic Message Flow with CRC failure”	458
Table 8.4 “Atomic Message Sequences”	460
Table 8.5 “AMS: Power Negotiation (SPR)”	461
Table 8.6 “AMS: Power Negotiation (EPR)”	462
Table 8.7 “AMS: Unsupported Message”	463
Table 8.8 “AMS: Ping”	464
Table 8.9 “AMS: Soft Reset”	464
Table 8.10 “AMS: Data Reset”	465
Table 8.11 “AMS: Power Role Swap”	466
Table 8.12 “AMS: Fast Role Swap”	466
Table 8.13 “AMS: Data Role Swap”	467
Table 8.14 “AMS: VCONN Swap”	468

Table 8.15 “AMS: Alert”468

Table 8.16 “AMS: Status”469

Table 8.17 “AMS: Source/Sink Capabilities (SPR)”470

Table 8.18 “AMS: Source/Sink Capabilities (EPR)”471

Table 8.19 “AMS: Extended Capabilities”472

Table 8.20 “AMS: Battery Capabilities”472

Table 8.21 “AMS: Manufacturer Information”473

Table 8.22 “AMS: Country Codes”473

Table 8.23 “AMS: Country Information”474

Table 8.24 “AMS: Revision Information”474

Table 8.25 “AMS: Source Information”474

Table 8.26 “AMS: Security”475

Table 8.27 “AMS: Firmware Update”475

Table 8.28 “AMS: Structured VDM”476

Table 8.29 “AMS: Built-In Self-Test (BIST)”477

Table 8.30 “AMS: Enter USB”477

Table 8.31 “AMS: Unstructured VDM”477

Table 8.32 “AMS: Hard Reset”478

Table 8.33 “Steps for a successful Power Negotiation”481

Table 8.34 “Steps for a rejected Power Negotiation”485

Table 8.35 “Steps for a Wait response to a Power Negotiation”488

Table 8.36 “Steps for a GotoMin Negotiation”491

Table 8.37 “Steps for SPR PPS Keep Alive”494

Table 8.38 “Steps for SPR Sink Makes Request (Accept)”498

Table 8.39 “Steps for SPR Sink Makes Request (Reject)”501

Table 8.40 “Steps for SPR Sink Makes Request (Wait)”504

Table 8.41 “Steps for Entering EPR Mode (Success)”507

Table 8.42 “Steps for Entering EPR Mode (Failure due to non-EPR cable)”510

Table 8.43 “Steps for Entering EPR Mode (Failure of VCONN Swap)”513

Table 8.44 “Steps for a successful EPR Power Negotiation”517

Table 8.45 “Steps for a Rejected EPR Power Negotiation”521

Table 8.46 “Steps for a Wait response to an EPR Power Negotiation”524

Table 8.47 “Steps for EPR Keep Alive”527

Table 8.48 “Steps for Exiting EPR Mode (Sink Initiated)”530

Table 8.49 “Steps for Exiting EPR Mode (Source Initiated)”533

Table 8.50 “Steps for EPR Sink Makes Request (Accept)”536

Table 8.51 “Steps for EPR Sink Makes Request (Reject)”539

Table 8.52 “Steps for EPR Sink Makes Request (Wait)”542

Table 8.53 “Steps for an Unsupported Message”545

Table 8.54 “Steps for a Ping”548

Table 8.55 “Steps for a Soft Reset”550

Table 8.56 “Steps for a DFP Initiated Data Reset where the DFP is the VCONN Source”553

Table 8.57 “Steps for a DFP Receiving a Data Reset where the DFP is the VCONN Source”557

Table 8.58 “Steps for a DFP Initiated Data Reset where the UFP is the VCONN Source”561

Table 8.59 “Steps for a DFP Receiving a Data Reset where the UFP is the VCONN Source”566

Table 8.60 “Steps for Source initiated Hard Reset”571

Table 8.61 “Steps for Sink initiated Hard Reset”574

Table 8.62 “Steps for Source initiated Hard Reset – Sink long reset”577

Table 8.63 “Steps for a Successful Source Initiated Power Role Swap Sequence”581

Table 8.64 “Steps for a Rejected Source Initiated Power Role Swap Sequence”585

Table 8.65 “Steps for a Source Initiated Power Role Swap with Wait Sequence”588

Table 8.66 “Steps for a Successful Sink Initiated Power Role Swap Sequence”	592
Table 8.67 “Steps for a Rejected Sink Initiated Power Role Swap Sequence”	596
Table 8.68 “Steps for a Sink Initiated Power Role Swap with Wait Sequence”	599
Table 8.69 “Steps for a Successful Fast Role Swap Sequence”	603
Table 8.70 “Steps for Data Role Swap, UFP operating as Sink initiates”	607
Table 8.71 “Steps for Rejected Data Role Swap, UFP operating as Sink initiates”	610
Table 8.72 “Steps for Data Role Swap with Wait, UFP operating as Sink initiates”	613
Table 8.73 “Steps for Data Role Swap, UFP operating as Source initiates”	616
Table 8.74 “Steps for Rejected Data Role Swap, UFP operating as Source initiates”	619
Table 8.75 “Steps for Data Role Swap with Wait, UFP operating as Source initiates”	622
Table 8.76 “Steps for Data Role Swap, DFP operating as Source initiates”	625
Table 8.77 “Steps for Rejected Data Role Swap, DFP operating as Source initiates”	628
Table 8.78 “Steps for Data Role Swap with Wait, DFP operating as Source initiates”	631
Table 8.79 “Steps for Data Role Swap, DFP operating as Sink initiates”	634
Table 8.80 “Steps for Rejected Data Role Swap, DFP operating as Sink initiates”	637
Table 8.81 “Steps for Data Role Swap with Wait, DFP operating as Sink initiates”	640
Table 8.82 “Steps for Source to Sink VCONN Source Swap”	643
Table 8.83 “Steps for Rejected VCONN Source Swap”	646
Table 8.84 “Steps for VCONN Source Swap with Wait”	649
Table 8.85 “Steps for VCONN Source Swap, Initiated by non- VCONN Source”	652
Table 8.86 “Steps for Rejected VCONN Source Swap, Initiated by non- VCONN Source”	655
Table 8.87 “Steps for VCONN Source Swap with Wait, Initiated by non- VCONN Source”	658
Table 8.88 “Steps for Source Alert to Sink”	661
Table 8.89 “Steps for Sink Alert to Source”	663
Table 8.90 “Steps for a Sink getting Source Status Sequence”	665
Table 8.91 “Steps for a Source getting Sink Status Sequence”	668
Table 8.92 “Steps for a VCONN Source getting Cable Plug Status Sequence”	671
Table 8.93 “Steps for a Sink getting Source PPS status Sequence”	674
Table 8.94 “Steps for a Sink getting Source Capabilities Sequence”	677
Table 8.95 “Steps for a Dual-Role Source getting Dual-Role Sink’s capabilities as a Source Sequence”	680
Table 8.96 “Steps for a Source getting Sink Capabilities Sequence”	683
Table 8.97 “Steps for a Dual-Role Sink getting Dual-Role Source capabilities as a Sink Sequence”	686
Table 8.98 “Steps for a Sink getting EPR Source Capabilities Sequence”	689
Table 8.99 “Steps for a Dual-Role Source getting Dual-Role Sink’s capabilities as an EPR Source Sequence”	692
Table 8.100 “Steps for a Source getting Sink EPR Capabilities Sequence”	695
Table 8.101 “Steps for a Dual-Role Sink getting Dual-Role Source capabilities as an EPR Sink Sequence”	698
Table 8.102 “Steps for a Sink getting Source extended capabilities Sequence”	701
Table 8.103 “Steps for a Dual-Role Source getting Dual-Role Sink extended capabilities Sequence”	704
Table 8.104 “Steps for a Source getting Sink extended capabilities Sequence”	707
Table 8.105 “Steps for a Dual-Role Sink getting Dual-Role Source extended capabilities Sequence”	710
Table 8.106 “Steps for a Sink getting Source Battery capabilities Sequence”	713
Table 8.107 “Steps for a Source getting Sink Battery capabilities Sequence”	716
Table 8.108 “Steps for a Sink getting Source Battery status Sequence”	719
Table 8.109 “Steps for a Source getting Sink Battery status Sequence”	722
Table 8.110 “Steps for a Source getting Sink’s Port Manufacturer Information Sequence”	725
Table 8.111 “Steps for a Source getting Sink’s Port Manufacturer Information Sequence”	728
Table 8.112 “Steps for a Source getting Sink’s Battery Manufacturer Information Sequence”	731
Table 8.113 “Steps for a Source getting Sink’s Battery Manufacturer Information Sequence”	734
Table 8.114 “Steps for a VCONN Source getting Sink’s Port Manufacturer Information Sequence”	737
Table 8.115 “Steps for a Source getting Country Codes Sequence”	740
Table 8.116 “Steps for a Source getting Sink’s Country Codes Sequence”	743

Table 8.117 “Steps for a VCONN Source getting Sink’s Country Codes Sequence”746

Table 8.118 “Steps for a Source getting Country Information Sequence”749

Table 8.119 “Steps for a Source getting Sink’s Country Information Sequence”752

Table 8.120 “Steps for a VCONN Source getting Sink’s Country Information Sequence”755

Table 8.121 “Steps for a Source getting Revision Information Sequence”758

Table 8.122 “Steps for a Source getting Sink’s Revision Information Sequence”761

Table 8.123 “Steps for a VCONN Source getting Sink’s Revision Information Sequence”764

Table 8.124 “Steps for a Sink getting Source Information Sequence”767

Table 8.125 “Steps for a Dual-Role Source getting Dual-Role Sink’s Information as a Source Sequence”770

Table 8.126 “Steps for a Source requesting a security exchange with a Sink Sequence”773

Table 8.127 “Steps for a Sink requesting a security exchange with a Source Sequence”776

Table 8.128 “Steps for a VCONN Source requesting a security exchange with a Cable Plug Sequence”779

Table 8.129 “Steps for a Source requesting a firmware update exchange with a Sink Sequence”782

Table 8.130 “Steps for a Sink requesting a firmware update exchange with a Source Sequence”785

Table 8.131 “Steps for a VCONN Source requesting a firmware update exchange with a Cable Plug Sequence”788

Table 8.132 “Steps for Initiator to UFP Discover Identity (ACK)”791

Table 8.133 “Steps for Initiator to UFP Discover Identity (NAK)”794

Table 8.134 “Steps for Initiator to UFP Discover Identity (BUSY)”797

Table 8.135 “Steps for DFP to UFP Discover SVIDs (ACK)”800

Table 8.136 “Steps for DFP to UFP Discover SVIDs (NAK)”803

Table 8.137 “Steps for DFP to UFP Discover SVIDs (BUSY)”806

Table 8.138 “Steps for DFP to UFP Discover Modes (ACK)”809

Table 8.139 “Steps for DFP to UFP Discover Modes (NAK)”812

Table 8.140 “Steps for DFP to UFP Discover Modes (BUSY)”815

Table 8.141 “Steps for DFP to UFP Enter Mode”818

Table 8.142 “Steps for DFP to UFP Exit Mode”821

Table 8.143 “Steps for DFP to Cable Plug Enter Mode”824

Table 8.144 “Steps for DFP to Cable Plug Exit Mode”827

Table 8.145 “Steps for Initiator to Responder Attention”830

Table 8.146 “Steps for BIST Carrier Mode Test”832

Table 8.147 “Steps for BIST Test Data Test”835

Table 8.148 “Steps for BIST Shared Capacity Test Mode Test”839

Table 8.149 “Steps for UFP USB4® Mode Entry (Accept)”842

Table 8.150 “Steps for UFP USB4® Mode Entry (Reject)”845

Table 8.151 “Steps for UFP USB4® Mode Entry (Wait)”848

Table 8.152 “Steps for Cable Plug USB4® Mode Entry (Accept)”851

Table 8.153 “Steps for Cable Plug USB4® Mode Entry (Reject)”854

Table 8.154 “Steps for Cable Plug USB4® Mode Entry (Wait)”857

Table 8.155 “Steps for Unstructured VDM Message Sequence”860

Table 8.156 “Steps for VDEM Message Sequence”863

Table 8.157 Policy Engine States..... 1013

Table 9.1 “USB Power Delivery Type Codes” 1029

Table 9.2 USB Power Delivery Capability Descriptor..... 1029

Table 9.3 “Battery Info Capability Descriptor” 1031

Table 9.4 “PD Consumer Port Descriptor” 1032

Table 9.5 “PD Provider Port Descriptor” 1033

Table 9.6 “PD Requests” 1034

Table 9.7 “PD Request Codes” 1034

Table 9.8 “PD Feature Selectors” 1034

Table 9.9 “Get Battery Status Request” 1035

Table 9.10 “Battery Status Structure” 1035

Table 9.11 “Set PD Feature”	1036
Table 9.12 “Battery Wake Mask”	1037
Table 9.13 “Charging Policy Encoding”	1038
Table 10.1 “Considerations for Sources”	1040
Table 10.2 “SPR Normative Voltages and Minimum Currents”	1041
Table 10.3 “SPR Source Capabilities When Port Present PDP is less than Port Maximum PDP”	1042
Table 10.4 “SPR Source Port Present PDP less than Port Maximum PDP Examples”	1043
Table 10.5 “Fixed Supply PDO – Source 5V”	1046
Table 10.6 “Fixed Supply PDO – Source 9V”	1046
Table 10.7 “Fixed Supply PDO – Source 15V”	1047
Table 10.8 “Fixed Supply PDO – Source 20V”	1047
Table 10.9 “SPR Adjustable Voltage Supply (AVS) Voltage Ranges”	1050
Table 10.10 “SPR Programmable Power Supply PDOs and APDOs based on the Port Maximum PDP”	1052
Table 10.11 SPR “Programmable Power Supply Voltage Ranges”	1052
Table 10.12 “EPR Source Capabilities based on the Port Maximim PDP and using an EPR Capable Cable”	1056
Table 10.13 “EPR Source Capabilities when Port Present PDP is less than Port Maximum PDP and using an EPR-capable cable”	1056
Table 10.14 “EPR Source Examples when Port Present PDP is less than Port Maximum PDP”	1058
Table 10.15 “EPR Adjustable Voltage Supply (AVS) Voltage Ranges”	1059
Table A-1 “Table showing the full calculation over one Message”	1065
Table B-1 External power is supplied downstream.....	1067
Table B.2 External power is supplied upstream.....	1070
Table B.3 Giving back power.	1077
Table C-1 “Discover Identity Command request from Initiator Example”	1086
Table C.2 “Discover Identity Command response from Active Cable Responder Example”	1087
Table C-3 “Discover Identity Command response from Hub Responder Example”	1089
Table C-4 “Discover SVIDs Command request from Initiator Example”	1090
Table C-5 “Discover SVIDs Command response from Responder Example”	1091
Table C-6 “Discover Modes Command request from Initiator Example”	1092
Table C-7 “Discover Modes Command response from Responder Example”	1093
Table C-8 “Enter Mode Command request from Initiator Example”	1094
Table C-9 “Enter Mode Command response from Responder Example”	1095
Table C-10 “Enter Mode Command request from Initiator Example”	1096
Table C-11 “Exit Mode Command request from Initiator Example”	1097
Table C-12 “Exit Mode Command response from Responder Example”	1098
Table C-13 “Attention Command request from Initiator Example”	1099
Table C-14 “Attention Command request from Initiator with additional VDO Example”	1100
Table E-1 “Sequence Table for setup of a Fast Role Swap (Hub connected to Power Adapter first)”	1111
Table E-2 “Sequence Table for setup of a Fast Role Swap (Hub connected to Notebook before Power Adapter)”	1112
Table E-3 Sequence Table for slow Vbus discharge (it discharges after FR_Swap message is sent)	1114
Table E-4 “Vbus discharges quickly after adapter disconnected”	1116

List of Figures

Figure 2-1 “Logical Structure of USB Power Delivery Capable Devices” 58

Figure 2-2 “Example SOP’ Communication between VCONN Source and Cable Plug(s)” 61

Figure 2-3 “USB Power Delivery Communications Stack” 70

Figure 2-4 “USB Power Delivery Communication Over USB” 71

Figure 2-5 “High Level Architecture View” 72

Figure 2-6 “Example of a Normal EPR Mode Operational Flow” 78

Figure 5-1 “Interpretation of ordered sets” 86

Figure 5-2 “Transmit Order for Various Sizes of Data” 88

Figure 5-3 “USB Power Delivery Packet Format” 89

Figure 5-4 “CRC 32 generation” 92

Figure 5-5 “Line format of Hard Reset” 95

Figure 5-6 “Line format of Cable Reset” 95

Figure 5-7 “BMC Example” 97

Figure 5-8 “BMC Transmitter Block Diagram” 97

Figure 5-9 “BMC Receiver Block Diagram” 98

Figure 5-10 “BMC Encoded Start of Preamble” 98

Figure 5-11 “Transmitting or Receiving BMC Encoded Frame Terminated by Zero with High-to-Low Last Transition” 99

Figure 5-12 “Transmitting or Receiving BMC Encoded Frame Terminated by One with High-to-Low Last Transition” 99

Figure 5-13 “Transmitting or Receiving BMC Encoded Frame Terminated by Zero with Low to High Last Transition” 100

Figure 5-14 “Transmitting or Receiving BMC Encoded Frame Terminated by One with Low to High Last Transition” 100

Figure 5-15 “BMC Tx ‘ONE’ Mask” 101

Figure 5-16 “BMC Tx ‘ZERO’ Mask” 102

Figure 5-17 “BMC Rx ‘ONE’ Mask when Sourcing Power” 104

Figure 5-18 “BMC Rx ‘ZERO’ Mask when Sourcing Power” 105

Figure 5-19 “BMC Rx ‘ONE’ Mask when Power neutral” 105

Figure 5-20 “BMC Rx ‘ZERO’ Mask when Power neutral” 106

Figure 5-21 “BMC Rx ‘ONE’ Mask when Sinking Power” 106

Figure 5-22 “BMC Rx ‘ZERO’ Mask when Sinking Power” 107

Figure 5-23 “Transmitter Load Model for BMC Tx from a Source” 109

Figure 5-24 “Transmitter Load Model for BMC Tx from a Sink” 109

Figure 5-25 Transmitter diagram illustrating zDriver 113

Figure 5-26 “Inter-Frame Gap Timings” 114

Figure 5-27 “Example Multi-Drop Configuration showing two DRPs” 117

Figure 5-28 “Example Multi-Drop Configuration showing a DFP and UFP” 118

Figure 5-29 “Test Data Frame” 119

Figure 6-1 “USB Power Delivery Packet Format including Control Message Payload” 121

Figure 6-2 “USB Power Delivery Packet Format including Data Message Payload” 121

Figure 6-3 “USB Power Delivery Packet Format including an Extended Message Header and Payload” 121

Figure 6-4 “Example Security_Request sequence Unchunked (Chunked bit = 0)” 129

Figure 6-5 “Example byte transmission for Security_Request Message of Data Size 7 (Chunked bit is set to zero)” ... 129

Figure 6-6 “Example byte transmission for Security_Response Message of Data Size 7 (Chunked bit is set to zero)” 130

Figure 6-7 “Example Security_Request sequence Chunked (Chunked bit = 1)” 131

Figure 6-8 “Example Security_Request Message of Data Size 7 (Chunked bit set to 1)” 132

Figure 6-9 “Example Chunk 0 of Security_Response Message of Data Size 30 (Chunked bit set to 1)” 132

Figure 6-10 “Example byte transmission for a Security_Response Message Chunk request (Chunked bit is set to 1)”133

Figure 6-11 “Example Chunk 1 of Security_Response Message of Data Size 30 (Chunked bit set to 1)”133

Figure 6-12 “Example Capabilities Message with 2 Power Data Objects”146

Figure 6-13 “BIST Message”169

Figure 6-14 “Vendor Defined Message”172

Figure 6-15 “Discover Identity Command response”181

Figure 6-16 “Discover Identity Command response for a DRD”181

Figure 6-17 “Example Discover SVIDs response with 3 SVIDs”202

Figure 6-18 “Example Discover SVIDs response with 4 SVIDs”202

Figure 6-19 “Example Discover SVIDs response with 12 SVIDs followed by an empty response”202

Figure 6-20 “Example Discover Modes response for a given SVID with 3 Modes”203

Figure 6-21 “Successful Enter Mode sequence”205

Figure 6-22 “Unsuccessful Enter Mode sequence due to NAK”206

Figure 6-23 “Exit Mode sequence”207

Figure 6-24 “Attention Command request/response sequence”208

Figure 6-25 “Command request/response sequence”209

Figure 6-26 “Enter/Exit Mode Process”211

Figure 6-27 “Battery_Status Message”213

Figure 6-28 “Alert Message”215

Figure 6-29 “Get_Country_Info Message”219

Figure 6-30 “Enter_USB Message”220

Figure 6-31 “EPR_Request Message”223

Figure 6-32 “EPR Mode DO Message”224

Figure 6-33 “Illustration of process to enter EPR Mode”227

Figure 6-34 “Source_Info Message”231

Figure 6-35 “Revision Message Data Object”233

Figure 6-36 “Source_Capabilities_Extended Message”236

Figure 6-37 “SOP Status Message”242

Figure 6-38 “SOP’/SOP’ Status Message”247

Figure 6-39 “Get_Battery_Cap Message”248

Figure 6-40 “Get_Battery_Status Message”249

Figure 6-41 “Battery_Capabilities Message”250

Figure 6-42 “Get_Manufacturer_Info Message”252

Figure 6-43 “Manufacturer_Info Message”253

Figure 6-44 “Security_Request Message”255

Figure 6-45 “Security_Response Message”256

Figure 6-46 “Firmware_Update_Request Message”257

Figure 6-47 “Firmware_Update_Response Message”257

Figure 6-48 “PPS_Status Message”258

Figure 6-49 “Country_Codes Message”260

Figure 6-50 “Country_Info Message”261

Figure 6-51 “Sink_Capabilities_Extended Message”262

Figure 6-52 “Extended_Control Message”268

Figure 6-53 “Mapping SPR Capabilities to EPR Capabilities”270

Figure 6-54 “Vendor_Defined_Extended Message”272

Figure 6-55 “Outline of States”308

Figure 6-56 “References to states”308

Figure 6-57 “Chunking architecture Showing Message and Control Flow”310

Figure 6-58 “Chunked Rx State Diagram”311

Figure 6-59 “Chunked Tx State Diagram”314

Figure 6-60 “Chunked Message Router State Diagram”318

Figure 6-61 “Common Protocol Layer Message Transmission State Diagram”320

Figure 6-62 “Source Protocol Layer Message Transmission State Diagram”323

Figure 6-63 “Sink Protocol Layer Message Transmission State Diagram”325

Figure 6-64 “Protocol layer Message reception”326

Figure 6-65 “Hard/Cable Reset”328

Figure 7-1 “Placement of Source Bulk Capacitance”344

Figure 7-2 “Transition Envelope for Positive Voltage Transitions”346

Figure 7-3 “Transition Envelope for Negative Voltage Transitions”347

Figure 7-4 “PPS Positive Voltage Transitions”349

Figure 7-5 “PPS Negative Voltage Transitions”350

Figure 7-6 “Expected PPS Ripple Relative to an LSB”350

Figure 7-7 “Allowed DNL errors and tolerance of Voltage and Current in PPS mode”351

Figure 7-8 “SPR PPS Programmable Voltage and Current Limit”353

Figure 7-9 “SPR PPS Constant Power”354

Figure 7-10 “AVS Positive Voltage Transitions”356

Figure 7-11 “AVS Negative Voltage Transitions”357

Figure 7-12 “Expected AVS Ripple Relative to an LSB”357

Figure 7-13 “Source V_{BUS} and V_{CONN} Response to Hard Reset”359

Figure 7-14 “Application of v_{SrcNew} and $v_{SrcValid}$ limits after $t_{SrcReady}$ ”363

Figure 7-15 “Source Peak Current Overload”365

Figure 7-16 “Holdup Time Measurement”367

Figure 7-17 “ V_{BUS} Power during Fast Role Swap”369

Figure 7-18 “ V_{BUS} detection and timing during Fast Role Swap, initial V_{BUS} (at new source) > $v_{Safe5V(min)}$ ”370

Figure 7-19 “ V_{BUS} detection and timing during Fast Role Swap, initial V_{BUS} (at new source) < $v_{Safe5V(min)}$ ”370

Figure 7-20 “Data Reset UFP V_{CONN} Power Cycle”372

Figure 7-21 “Data Reset DFP V_{CONN} Power Cycle”373

Figure 7-22 “Placement of Sink Bulk Capacitance”374

Figure 7-23 “Generic Change for the Source to another (A)PDO”383

Figure 7-24 “Transition Diagram for Increasing the Voltage”385

Figure 7-25 “Transition Diagram for Increasing the Voltage and Current”387

Figure 7-26 “Transition Diagram for Increasing the Voltage and Decreasing the Current”389

Figure 7-27 “Transition Diagram for Decreasing the Voltage and Increasing the Current”391

Figure 7-28 “Transition Diagram for Decreasing the Voltage”393

Figure 7-29 “Transition Diagram for Decreasing the Voltage and the Current”395

Figure 7-30 “Transition Diagram for no change in Current or Voltage”397

Figure 7-31 “Transition Diagram for Increasing the Current”399

Figure 7-32 “Transition Diagram for Decreasing the Current”401

Figure 7-33 “Transition Diagram for Increasing the Programmable Power Supply Voltage”403

Figure 7-34 “Transition Diagram for Decreasing the Programmable Power Supply Voltage”405

Figure 7-35 “Transition Diagram for increasing the Current in PPS mode”407

Figure 7-36 “Transition Diagram for decreasing the Current in PPS mode”409

Figure 7-37 “Transition Diagram for no change in Current or Voltage in PPS mode”411

Figure 7-38 “Transition Diagram for Increasing the Adjustable Power Supply Voltage”413

Figure 7-39 “Transition Diagram for Decreasing the Adjustable Voltage Supply Voltage”415

Figure 7-40 “Transition Diagram for no change in Current or Voltage in AVS mode”417

Figure 7-41 “Transition Diagram for a Sink Requested Power Role Swap”418

Figure 7-42 “Transition Diagram for a Source Requested Power Role Swap”421

Figure 7-43 “Transition Diagram for a GotoMin Current Decrease”424

Figure 7-44 “Transition Diagram for a Source Initiated Hard Reset”426

Figure 7-45 “Transition Diagram for a Sink Initiated Hard Reset”428

Figure 7-46 “Transition Diagram for Fast Role Swap”	430
Figure 8-1 “Example of daisy chained displays”	450
Figure 8-2 “Basic Message Exchange (Successful)”	454
Figure 8-3 “Basic Message flow indicating possible errors”	455
Figure 8-4 “Basic Message Flow with Bad CRC followed by a Retry”	457
Figure 8-5 “Successful Fixed, Variable or Battery SPR Power Negotiation”	480
Figure 8-6 “Rejected Fixed, Variable or Battery SPR Power Negotiation”	484
Figure 8-7 “Wait response to Fixed, Variable or Battery SPR Power Negotiation”	487
Figure 8-8 “Successful GotoMin operation”	490
Figure 8-9 “SPR PPS Keep Alive”	493
Figure 8-10 “SPR Sink Makes Request (Accept)”	497
Figure 8-11 “SPR Sink Makes Request (Reject)”	500
Figure 8-12 “SPR Sink Makes Request (Wait)”	503
Figure 8-13 “Entering EPR Mode (Success)”	506
Figure 8-14 “Entering EPR Mode (Failure due to non-EPR cable)”	509
Figure 8-15 “Entering EPR Mode (Failure of VCONN Swap)”	512
Figure 8-16 “Successful Fixed EPR Power Negotiation”	516
Figure 8-17 “Rejected Fixed EPR Power Negotiation”	520
Figure 8-18 “Wait response to Fixed EPR Power Negotiation”	523
Figure 8-19 “EPR Keep Alive”	526
Figure 8-20 “Exiting EPR Mode (Sink Initiated)”	529
Figure 8-21 “Exiting EPR Mode (Source Initiated)”	532
Figure 8-22 “EPR Sink Makes Request (Accept)”	535
Figure 8-23 “EPR Sink Makes Request (Reject)”	538
Figure 8-24 “EPR Sink Makes Request (Wait)”	541
Figure 8-25 “Unsupported message”	544
Figure 8-26 “Ping”	547
Figure 8-27 “Soft Reset”	549
Figure 8-28 “DFP Initiated Data Reset where the DFP is the VCONN Source”	552
Figure 8-29 “DFP Receives Data Reset where the DFP is the VCONN Source”	556
Figure 8-30 “DFP Initiated Data Reset where the UFP is the Vconn Source”	560
Figure 8-31 “DFP Receives a Data Reset where the UFP is the VCONN Source”	565
Figure 8-32 “Source initiated Hard Reset”	570
Figure 8-33 “Sink Initiated Hard Reset”	573
Figure 8-34 “Source initiated reset - Sink long reset”	576
Figure 8-35 “Successful Power Role Swap Sequence Initiated by the Source”	580
Figure 8-36 “Rejected Power Role Swap Sequence Initiated by the Source”	584
Figure 8-37 “Power Role Swap Sequence with wait Initiated by the Source”	587
Figure 8-38 “Successful Power Role Swap Sequence Initiated by the Sink”	591
Figure 8-39 “Rejected Power Role Swap Sequence Initiated by the Sink”	595
Figure 8-40 “Power Role Swap Sequence with wait Initiated by the Sink”	598
Figure 8-41 “Successful Fast Role Swap Sequence”	602
Figure 8-42 “Data Role Swap, UFP operating as Sink initiates”	606
Figure 8-43 “Rejected Data Role Swap, UFP operating as Sink initiates”	609
Figure 8-44 “Data Role Swap with Wait, UFP operating as Sink initiates”	612
Figure 8-45 “Data Role Swap, UFP operating as Source initiates”	615
Figure 8-46 “Rejected Data Role Swap, UFP operating as Source initiates”	618
Figure 8-47 “Data Role Swap with Wait, UFP operating as Source initiates”	621
Figure 8-48 “Data Role Swap, DFP operating as Source initiates”	624
Figure 8-49 “Rejected Data Role Swap, DFP operating as Source initiates”	627
Figure 8-50 “Data Role Swap with Wait, DFP operating as Source initiates”	630

Figure 8-51 “Data Role Swap, DFP operating as Sink initiates”633

Figure 8-52 “Rejected Data Role Swap, DFP operating as Sink initiates”636

Figure 8-53 “Data Role Swap with Wait, DFP operating as Sink initiates”639

Figure 8-54 “Successful VCONN Source Swap, initiated by VCONN Source”642

Figure 8-55 “Rejected VCONN Source Swap, initiated by VCONN Source”645

Figure 8-56 “VCONN Source Swap with Wait, initiated by VCONN Source”648

Figure 8-57 “VCONN Source Swap, initiated by non- VCONN Source”651

Figure 8-58 “Rejected VCONN Source Swap, initiated by non- VCONN Source”654

Figure 8-59 “VCONN Source Swap with Wait, initiated by non- VCONN Source”657

Figure 8-60 “Source Alert to Sink”660

Figure 8-61 “Sink Alert to Source”662

Figure 8-62 “Sink Gets Source Status”664

Figure 8-63 “Source Gets Sink Status”667

Figure 8-64 “VCONN Source Gets Cable Plug Status”670

Figure 8-65 “Sink Gets Source PPS Status”673

Figure 8-66 “Sink Gets Source’s Capabilities”676

Figure 8-67 “Dual-Role Source Gets Dual-Role Sink’s Capabilities as a Source”679

Figure 8-68 “Source Gets Sink’s Capabilities”682

Figure 8-69 “Dual-Role Sink Gets Dual-Role Source’s Capabilities as a Sink”685

Figure 8-70 “Sink Gets Source’s EPR Capabilities”688

Figure 8-71 “Dual-Role Source Gets Dual-Role Sink’s Capabilities as an EPR Source”691

Figure 8-72 “Source Gets Sink’s EPR Capabilities”694

Figure 8-73 “Dual-Role Sink Gets Dual-Role Source’s Capabilities as an EPR Sink”697

Figure 8-74 “Sink Gets Source’s Extended Capabilities”700

Figure 8-75 “Dual-Role Source Gets Dual-Role Sink’s Extended Capabilities”703

Figure 8-76 “Source Gets Sink’s Extended Capabilities”706

Figure 8-77 “Dual-Role Sink Gets Dual-Role Source’s Extended Capabilities”709

Figure 8-78 “Sink Gets Source’s Battery Capabilities”712

Figure 8-79 “Source Gets Sink’s Battery Capabilities”715

Figure 8-80 “Sink Gets Source’s Battery Status”718

Figure 8-81 “Source Gets Sink’s Battery Status”721

Figure 8-82 “Source Gets Sink’s Port Manufacturer Information”724

Figure 8-83 “Sink Gets Source’s Port Manufacturer Information”727

Figure 8-84 “Source Gets Sink’s Battery Manufacturer Information”730

Figure 8-85 “Sink Gets Source’s Battery Manufacturer Information”733

Figure 8-86 “VCONN Source Gets Cable Plug’s Manufacturer Information”736

Figure 8-87 “Source Gets Sink’s Country Codes”739

Figure 8-88 “Sink Gets Source’s Country Codes”742

Figure 8-89 “VCONN Source Gets Cable Plug’s Country Codes”745

Figure 8-90 “Source Gets Sink’s Country Information”748

Figure 8-91 “Sink Gets Source’s Country Information”751

Figure 8-92 “VCONN Source Gets Cable Plug’s Country Information”754

Figure 8-93 “Source Gets Sink’s Revision Information”757

Figure 8-94 “Sink Gets Source’s Revision Information”760

Figure 8-95 “VCONN Source Gets Cable Plug’s Revision Information”763

Figure 8-96 “Sink Gets Source’s Information”766

Figure 8-97 “Dual-Role Source Gets Dual-Role Sink’s Information as a Source”769

Figure 8-98 “Source requests security exchange with Sink”772

Figure 8-99 “Sink requests security exchange with Source”775

Figure 8-100 “VCONN Source requests security exchange with Cable Plug”778

Figure 8-101 “Source requests firmware update exchange with Sink”781

Figure 8-102 “Sink requests firmware update exchange with Source”	784
Figure 8-103 “VCONN Source requests firmware update exchange with Cable Plug”	787
Figure 8-104 “Initiator to Responder Discover Identity (ACK)”	790
Figure 8-105 “Initiator to Responder Discover Identity (NAK)”	793
Figure 8-106 “Initiator to Responder Discover Identity (BUSY)”	796
Figure 8-107 “Initiator to Responder Discover SVIDs (ACK)”	799
Figure 8-108 “Initiator to Responder Discover SVIDs (NAK)”	802
Figure 8-109 “Initiator to Responder Discover SVIDs (BUSY)”	805
Figure 8-110 “Initiator to Responder Discover Modes (ACK)”	808
Figure 8-111 “Initiator to Responder Discover Modes (NAK)”	811
Figure 8-112 “Initiator to Responder Discover Modes (BUSY)”	814
Figure 8-113 “DFP to UFP Enter Mode”	817
Figure 8-114 “DFP to UFP Exit Mode”	820
Figure 8-115 “DFP to Cable Plug Enter Mode”	823
Figure 8-116 “DFP to Cable Plug Exit Mode”	826
Figure 8-117 “Initiator to Responder Attention”	829
Figure 8-118 “BIST Carrier Mode Test”	831
Figure 8-119 “BIST Test Data Test”	834
Figure 8-120 “BIST Share Capacity Mode Test”	838
Figure 8-121 “UFP Entering USB4® Mode (Accept)”	841
Figure 8-122 “UFP Entering USB4® Mode (Reject)”	844
Figure 8-123 “UFP Entering USB4® Mode (Wait)”	847
Figure 8-124 “Cable Plug Entering USB4® Mode (Accept)”	850
Figure 8-125 “Cable Plug Entering USB4® Mode (Reject)”	853
Figure 8-126 “Cable Plug Entering USB4® Mode (Wait)”	856
Figure 8-127 “Unstructured VDM Message Sequence”	859
Figure 8-128 “VDEM Message Sequence”	862
Figure 8-129 “Outline of States”	865
Figure 8-130 “References to states”	866
Figure 8-131 “Example of state reference with conditions”	866
Figure 8-132 “Example of state reference with the same entry and exit”	866
Figure 8-133 “SenderResponseTimer Policy Engine State Diagram”	868
Figure 8-134 “Source Port State Diagram”	870
Figure 8-135 “Sink Port State Diagram”	878
Figure 8-136 “SOP Source Port Soft Reset and Protocol Error State Diagram”	884
Figure 8-137 “Sink Port Soft Reset and Protocol Error Diagram”	886
Figure 8-138 “DFP Data_Reset Message State Diagram”	888
Figure 8-139 “UFP Data_Reset Message State Diagram”	891
Figure 8-140 “Source Port Not Supported Message State Diagram”	894
Figure 8-141 “Sink Port Not Supported Message State Diagram”	896
Figure 8-142 “Source Port Ping State Diagram”	898
Figure 8-143 “Source Port Source Alert State Diagram”	899
Figure 8-144 “Sink Port Source Alert State Diagram”	901
Figure 8-145 “Sink Port Sink Alert State Diagram”	902
Figure 8-146 “Source Port Sink Alert State Diagram”	904
Figure 8-147 “Sink Port Get Source Capabilities Extended State Diagram”	905
Figure 8-148 “Source Give Source Capabilities Extended State Diagram”	906
Figure 8-149 “Source Port Get Sink Capabilities Extended State Diagram”	907
Figure 8-150 “Sink Give Sink Capabilities Extended State Diagram”	908
Figure 8-151 “Sink Port Get Source Information State Diagram”	909
Figure 8-152 “Source Give Source Information State Diagram”	910

Figure 8-153 “Get Status State Diagram”911

Figure 8-154 “Give Status State Diagram”912

Figure 8-155 “Sink Port Get Source PPS Status State Diagram”913

Figure 8-156 “Source Give Source PPS Status State Diagram”914

Figure 8-157 “Get Battery Capabilities State Diagram”915

Figure 8-158 “Give Battery Capabilities State Diagram”916

Figure 8-159 “Get Battery Status State Diagram”917

Figure 8-160 “Give Battery Status State Diagram”918

Figure 8-161 “Get Manufacturer Information State Diagram”919

Figure 8-162 “Give Manufacturer Information State Diagram”920

Figure 8-163 “Get Country Codes State Diagram”921

Figure 8-164 “Give Country Codes State Diagram”922

Figure 8-165 “Get Country Information State Diagram”923

Figure 8-166 “Give Country Information State Diagram”924

Figure 8-167 “Get Revision State Diagram”925

Figure 8-168 “Give Revision State Diagram”926

Figure 8-169 “DFP Enter_USB Message State Diagram”927

Figure 8-170 “UFP Enter_USB Message State Diagram”928

Figure 8-171 “Send security request State Diagram”929

Figure 8-172 “Send security response State Diagram”930

Figure 8-173 “Security response received State Diagram”931

Figure 8-174 “Send firmware update request State Diagram”932

Figure 8-175 “Send firmware update response State Diagram”933

Figure 8-176 “Firmware update response received State Diagram”934

Figure 8-177: “DFP to UFP Data Role Swap State Diagram”935

Figure 8-178: “UFP to DFP Data Role Swap State Diagram”938

Figure 8-179: “Dual-Role Port in Source to Sink Power Role Swap State Diagram”941

Figure 8-180: “Dual-role Port in Sink to Source Power Role Swap State Diagram”944

Figure 8-181: “Dual-Role Port in Source to Sink Fast Role Swap State Diagram”947

Figure 8-182: “Dual-role Port in Sink to Source Fast Role Swap State Diagram”950

Figure 8-183 “Dual-Role (Source) Get Source Capabilities diagram”953

Figure 8-184 “Dual-Role (Source) Give Sink Capabilities diagram”954

Figure 8-185 “Dual-Role (Sink) Get Sink Capabilities State Diagram”955

Figure 8-186 “Dual-Role (Sink) Give Source Capabilities State Diagram”956

Figure 8-187 “Dual-Role (Source) Get Source Capabilities Extended State Diagram”956

Figure 8-188 “Dual-Role (Sink) Give Source Capabilities Extended diagram”958

Figure 8-189 “Dual-Role (Sink) Get Sink Capabilities Extended State Diagram”958

Figure 8-190 “Dual-Role (Source) Give Sink Capabilities Extended diagram”959

Figure 8-191 “Dual-Role (Source) Get Source Information State Diagram”960

Figure 8-192 “Dual-Role (Source) Give Source Information diagram”961

Figure 8-193 “VCONN Swap State Diagram”962

Figure 8-194 “Initiator to Port VDM Discover Identity State Diagram”965

Figure 8-195 “Initiator VDM Discover SVIDs State Diagram”967

Figure 8-196 “Initiator VDM Discover Modes State Diagram”969

Figure 8-197 “Initiator VDM Attention State Diagram”971

Figure 8-198 “Responder Structured VDM Discover Identity State Diagram”972

Figure 8-199 “Responder Structured VDM Discover SVIDs State Diagram”973

Figure 8-200 “Responder Structured VDM Discover Modes State Diagram”974

Figure 8-201 “Receiving a Structured VDM Attention State Diagram”975

Figure 8-202 “DFP VDM Mode Entry State Diagram”976

Figure 8-203 “DFP VDM Mode Exit State Diagram”978

Figure 8-204 “UFP Structured VDM Enter Mode State Diagram”	980
Figure 8-205 “UFP Structured VDM Exit Mode State Diagram”	982
Figure 8-206 “Cable Ready State Diagram”	984
Figure 8-207 “Cable Plug Soft Reset State Diagram”	985
Figure 8-208 “Cable Plug Hard Reset State Diagram”	986
Figure 8-209 “DFP/VCONN Source Soft Reset or Cable Reset of a Cable Plug or VPD State Diagram”	987
Figure 8-210 “UFP/VCONN Source Soft Reset of a Cable Plug or VPD State Diagram”	989
Figure 8-211 “Source Startup Structured VDM Discover Identity State Diagram”	991
Figure 8-212 “Cable Plug Structured VDM Enter Mode State Diagram”	993
Figure 8-213 “Cable Plug Structured VDM Exit Mode State Diagram”	995
Figure 8-214 “Source EPR Mode Entry State Diagram”	997
Figure 8-215 “Sink EPR Mode Entry State Diagram”	1000
Figure 8-216 “Source EPR Mode Exit State Diagram”	1002
Figure 8-217 “Sink EPR Mode Exit State Diagram”	1004
Figure 8-218 “BIST Carrier Mode State Diagram”	1006
Figure 8-219 “BIST Test Mode State Diagram”	1008
Figure 8-220 “BIST Shared Capacity Test Mode State Diagram”	1010
Figure 9-1 “Example PD Topology”	1022
Figure 9-2 “Mapping of PD Topology to USB”	1023
Figure 9-3 “USB Attached to USB Powered State Transition”	1024
Figure 9-4 “Any USB State to USB Attached State Transition (When operating as a Consumer)”	1025
Figure 9-5 “Any USB State to USB Attached State Transition (When operating as a Provider)”	1025
Figure 9-6 “Any USB State to USB Attached State Transition (After a USB Type-C® Data Role Swap)”	1026
Figure 9-7 “Software stack on a PD aware OS”	1026
Figure 9-8 “Enumeration of a PDUSB Device”	1027
Figure 10-1 “SPR Source Power Rule Illustration for Fixed PDOs”	1044
Figure 10-2 “SPR Source Power Rule Example For Fixed PDOs”	1045
Figure 10-3 “Valid SPR AVS Operating Region for a Source advertising in the range of $27W < PDP \leq 45W$ ”	1048
Figure 10-4 “Valid SPR AVS Operating Region for a Source advertising in the range of $45W < PDP \leq 60W$ ”	1049
Figure 10-5 “Valid SPR AVS Operating Region for a Source advertising in the range of $60W < PDP \leq 100W$ ”	1049
Figure 10-6 “Valid EPR AVS Operating Region”	1058
Figure 10-7 “EPR Source Power Rule Illustration for Fixed PDOs”	1059
Figure B-1 “External Power supplied downstream”	1066
Figure B-2 External Power supplied upstream	1070
Figure B-3 “Giving Back Power”	1076
Figure D-1 “Circuit Block of BMC Finite Difference Receiver”	1101
Figure D-2 “BMC AC and DC noise from VBUS at Power Sink”	1102
Figure D-3 “Sample BMC Signals (a) without USB 2.0 SE0 Noise (b) with USB 2.0 SE0 Noise”	1102
Figure D-4 “Scaled BMC Signal Derivative with 50ns Sampling Rate”	1103
Figure D-5 “BMC Signal and Finite Difference Output with Various Time Steps”	1103
Figure D-6 “Output of Finite Difference in dash line and Edge Detector in solid line”	1104
Figure D-7 “Noise Zone and Detect Zone of BMC Receiver”	1104
Figure D-8 “Circuit Block of BMC Subtraction Receiver”	1105
Figure D-9 “(a) Output of LPF1 and LPF2 (b) Subtraction of LPF1 and LPF2 Output”	1105
Figure D-10 “Output of the BMC LPF1 in blue dash curve and the Subtractor in red solid curve”	1106
Figure E-1 “Example FRS Capable System”	1107
Figure E-2 “Slow V_{BUS} Discharge”	1108
Figure E-3 “Fast V_{BUS} Discharge”	1109
Figure E-4 “Sequence Diagram for slow V_{BUS} discharge (it discharges after FR_Swap message is sent)”	1113
Figure E-5 Sequence for Vbus discharges quickly (before FR_Swap message is sent) after adapter disconnected... ..	1115

1. Introduction

USB has evolved from a data interface capable of supplying limited power to a primary provider of power with a data interface. Today many devices charge or get their power from USB ports contained in laptops, cars, aircraft or even wall sockets. USB has become a ubiquitous power socket for many small devices such as cell phones, MP3 players and other hand-held devices. Users need USB to fulfil their requirements not only in terms of data but also to provide power to, or charge, their devices simply, often without the need to load a driver, in order to carry out “traditional” USB functions.

There are, however, still many devices which either require an additional power connection to the wall, or exceed the USB rated current in order to operate. Increasingly, international regulations require better energy management due to ecological and practical concerns relating to the availability of power. Regulations limit the amount of power available from the wall which has led to a pressing need to optimize power usage. The USB Power Delivery Specification has the potential to minimize waste as it becomes a standard for charging devices that are not satisfied by [\[USBBC 1.2\]](#).

Wider usage of wireless solutions is an attempt to remove data cabling but the need for “tethered” charging remains. In addition, industrial design requirements drive wired connectivity to do much more over the same connector.

USB Power Delivery is designed to enable the maximum functionality of USB by providing more flexible power delivery along with data over a single cable. Its aim is to operate with and build on the existing USB ecosystem; increasing power levels from existing USB standards, for example Battery Charging, enabling new higher power use cases such as USB powered Hard Disk Drives (HDDs) and printers.

With USB Power Delivery the power direction is no longer fixed. This enables the product with the power (Host or Peripheral) to provide the power. For example, a display with a supply from the wall can power, or charge, a laptop. Alternatively, USB power bricks or chargers are able to supply power to laptops and other battery powered devices through their, traditionally power providing, USB ports.

USB Power Delivery enables hubs to become the means to optimize power management across multiple peripherals by allowing each device to take only the power it requires, and to get more power when required for a given application. For example, battery powered devices can get increased charging current and then give it back temporarily when the user’s HDD requires spinning up. **Optionally** the hubs can communicate with the PC to enable even more intelligent and flexible management of power either automatically or with some level of user intervention.

USB Power Delivery allows Low Power cases such as headsets to negotiate for only the power they require. This provides a simple solution that enables USB devices to operate at their optimal power levels.

The Power Delivery Specification, in addition to providing mechanisms to negotiate power also can be used as a side-band channel for standard and vendor defined messaging. Power Delivery enables alternative modes of operation by providing the mechanisms to discover, enter and exit Alternate Modes. The specification also enables discovery of cable capabilities such as supported speeds and current levels.

1.1 Overview

This specification defines how USB Devices can negotiate for more current and/or higher or lower Voltages over the USB cable (using the USB Type-C® CC wire as the communications channel) than are defined in the [\[USB 2.0\]](#), [\[USB 3.2\]](#), [\[USB4\]](#), [\[USB Type-C 2.3\]](#) or [\[USBBC 1.2\]](#) specifications. It allows Devices with greater power requirements than can be met with today’s specification to get the power they require to operate from V_{BUS} and negotiate with external power sources (e.g., Wall Warts). In addition, it allows a Source and Sink to swap power roles such that a Device could supply power to the Host. For example, a display could supply power to a notebook to charge its battery.

The USB Power Delivery Specification is guided by the following principles:

- Works seamlessly with legacy USB Devices
- Compatible with existing spec-compliant USB cables
- Minimizes potential damage from non-compliant cables (e.g., ‘Y’ cables etc.)
- Optimized for low-cost implementations.

This specification defines mechanisms to discover, enter and exit Modes defined either by a standard or by a particular vendor. These Modes can be supported either by the Port Partner or by a cable connecting the two Port Partners.

The specification defines mechanisms to discover the capabilities of cables which can communicate using Power Delivery.

This specification adds a mechanism to swap the data roles such that the upstream facing Port becomes the downstream facing Port and vice versa. It also enables a swap of the end supplying VCONN to a powered cable.

To facilitate optimum charging, the specification defines two mechanisms a USB Charger can Advertise for the Device to use:

- 1) A list of fixed Voltages each with a maximum current. The Device selects a Voltage and current from the list. This is the traditional model used by Devices that use internal electronics to manage the charging of their battery including modifying the Voltage and current actually supplied to the battery. The side-effect of this model is that the charging circuitry generates heat that can be problematic for small form factor devices.
- 2) A list of programmable Voltage ranges each with a maximum current (PPS). The Device requests a Voltage (in 20mV increments in SPR PPS Mode and in 100mV increments in EPR AVS Mode) that is within the Advertised range and a maximum current. The USB Charger delivers the requested Voltage until the maximum current is reached at which time the USB charger reduces its output Voltage so as not to supply more than the requested maximum current. During the high current portion of the charge cycle, the USB Charger can be directly connected (through an appropriate safety device) to the battery. This model is used by Devices that want to minimize the thermal impact of their internal charging circuitry.

1.2 Purpose

The USB Power Delivery specification defines a power delivery system covering all elements of a USB system including Hosts, Devices, Hubs, Chargers and cable assemblies. This specification describes the architecture, protocols, power supply behavior, connectors and cabling necessary for managing power delivery over USB at up to 100W. This specification is intended to be fully compatible and extend the existing USB infrastructure. It is intended that this specification will allow system OEMs, power supply and peripheral developers adequate flexibility for product versatility and market differentiation without losing backwards compatibility.

USB Power Delivery is designed to operate independently of the existing USB bus defined mechanisms used to negotiate power which are:

- [\[USB 2.0\]](#), [\[USB 3.2\]](#) in band requests for high power interfaces.
- [\[USBBC 1.2\]](#) mechanisms for supplying higher power (not mandated by this specification).
- [\[USB Type-C 2.3\]](#) mechanisms for supplying higher power.

Initial operating conditions remain the USB Default Operation as defined in [\[USB 2.0\]](#), [\[USB 3.2\]](#), [\[USB Type-C 2.3\]](#) or [\[USBBC 1.2\]](#).

- The DFP sources *vSafe5V* over V_{BUS} .
- The UFP consumes power from V_{BUS} .

1.2.1 Scope

This specification is intended as an extension to the existing [\[USB 2.0\]](#), [\[USB 3.2\]](#), [\[USB Type-C 2.3\]](#) and [\[USBBC 1.2\]](#) specifications. It addresses only the elements required to implement USB Power Delivery. It is targeted at power supply vendors, manufacturers of [\[USB 2.0\]](#), [\[USB 3.2\]](#), [\[USB Type-C 2.3\]](#) and [\[USBBC 1.2\]](#) Platforms, Devices and cable assemblies.

Normative information is provided to allow interoperability of components designed to this specification.

Informative information, when provided, illustrates possible design implementation.

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**INTERFACES DE BUS UNIVERSEL EN SÉRIE POUR LES DONNÉES ET
L'ALIMENTATION ÉLECTRIQUE –****Partie 1-2: Composants communs –
Spécification de l'alimentation électrique par port USB**

AVANT-PROPOS

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'IEC attire l'attention sur le fait que la mise en application du présent document peut entraîner l'utilisation d'un ou de plusieurs brevets. L'IEC ne prend pas position quant à la preuve, à la validité et à l'applicabilité de tout droit de brevet revendiqué à cet égard. À la date de publication du présent document, l'IEC n'avait pas reçu notification qu'un ou plusieurs brevets pouvaient être nécessaires à sa mise en application. Toutefois, il y a lieu d'avertir les responsables de la mise en application du présent document que des informations plus récentes sont susceptibles de figurer dans la base de données de brevets, disponible à l'adresse <https://patents.iec.ch>. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 62680-1-2 a été établie par le domaine technique 18: Systèmes multimédias domestiques et applications pour réseaux d'utilisateurs finaux, du comité d'études 100 de l'IEC: Systèmes et équipements audio, vidéo et services de données. Il s'agit d'une Norme internationale.

Le texte de la présente norme a été établi par l'USB Implementers Forum (USB-IF). Les règles structurelles et éditoriales utilisées dans la présente publication reflètent les pratiques en vigueur au sein de l'organisme responsable de sa soumission.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
100/4138/CDV	100/4176/RVC

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

Une liste de toutes les parties de la série IEC 62680, publiées sous le titre général *Interfaces de bus universel en série pour les données et l'alimentation électrique*, se trouve sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé, ou
- révisé.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de ce document indique qu'il contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer ce document en utilisant une imprimante couleur.

Bus universel en série

Spécification de l'alimentation

électrique par port USB

<i>Révision:</i>	3.2
<i>Version:</i>	1.0
<i>Date de publication:</i>	2023-10

LICENCE LIMITÉE DE DROITS D'AUTEUR

LES PROMOTEURS DE L'USB 3.0 DÉLIVRENT UNE LICENCE CONDITIONNELLE DE DROITS D'AUTEUR SOUS LES DROITS INCLUS DANS LA SPÉCIFICATION DE L'ALIMENTATION ÉLECTRIQUE PAR PORT USB AFIN D'UTILISER ET DE REPRODUIRE LA SPÉCIFICATION DANS LE SEUL BUT, ET UNIQUEMENT SI CELA EST NÉCESSAIRE, D'ÉVALUER LA PERTINENCE DE LA MISE EN ŒUVRE DE LA SPÉCIFICATION AVEC DES PRODUITS CONFORMES À LA SPÉCIFICATION. NONOBTANT CE QUI PRÉCÈDE, L'UTILISATION DE LA SPÉCIFICATION EN VUE DE DÉPOSER OU DE MODIFIER UNE DEMANDE DE BREVET RELATIVE À LA SPÉCIFICATION OU À DES PRODUITS CONFORMES USB N'EST PAS AUTORISÉE. HORMIS CETTE LICENCE EXPLICITE DE DROITS D'AUTEUR, AUCUN AUTRE DROIT OU LICENCE N'EST ACCORDÉ, CE SANS LIMITATION DES LICENCES DE BREVETS. POUR OBTENIR D'AUTRES LICENCES DE PROPRIÉTÉ INTELLECTUELLE OU DES ENGAGEMENTS CONCERNANT LES DROITS ASSOCIÉS À LA SPÉCIFICATION, UNE PARTIE DOIT EXÉCUTER L'ACCORD DES ADOPTANTS DE L'USB 3.0. NOTE: EN UTILISANT LA SPÉCIFICATION, VOUS ACCEPTEZ LES TERMES DE CETTE LICENCE EN VOTRE PROPRE NOM ET, SI VOUS LE FAITES EN QUALITÉ D'EMPLOYÉ, AU NOM DE VOTRE EMPLOYEUR.

DÉNI DE RESPONSABILITÉ CONCERNANT LA PROPRIÉTÉ INTELLECTUELLE

LA PRÉSENTE SPÉCIFICATION VOUS EST FOURNIE "EN L'ÉTAT", SANS GARANTIE D'AUCUNE SORTE, Y COMPRIS TOUTE GARANTIE DE QUALITÉ MARCHANDE, DE NON-VIOLATION OU D'ADÉQUATION À UN USAGE PARTICULIER. LES AUTEURS DE LA PRÉSENTE SPÉCIFICATION DÉCLINENT TOUTE RESPONSABILITÉ, Y COMPRIS TOUTE RESPONSABILITÉ RELATIVE À LA VIOLATION DE DROITS DE PROPRIÉTÉ, EN CE QUI CONCERNE L'UTILISATION OU LA MISE EN ŒUVRE DES INFORMATIONS CONTENUES DANS LA PRÉSENTE SPÉCIFICATION. LA MISE À DISPOSITION DE LA PRÉSENTE SPÉCIFICATION N'IMPLIQUE L'OCTROI D'AUCUNE LICENCE, EXPRESSE OU IMPLICITE, PAR PERCLUSION OU AUTRE, SUR AUCUN DROIT DE PROPRIÉTÉ INTELLECTUELLE.

Envoyer les commentaires par courrier électronique à techsup@usb.org.

Pour plus d'informations, se rendre sur le site web de l'USB Implementers Forum à l'adresse <http://www.usb.org>.

USB Type-C® et USB4® sont des marques de l'Universal Serial Bus Implementers Forum (USB-IF). Thunderbolt™ est une marque commerciale d'Intel Corporation.

La marque ou le logo Thunderbolt™ ne peut être utilisé qu'avec des produits conçus selon cette spécification, qui ont reçu la certification appropriée et sont utilisés dans le cadre d'une licence de la marque Thunderbolt™ – voir <http://usb.org/complianc> pour plus d'informations.

Tous les noms de produits sont des marques, des marques déposées ou des marques de service de leurs propriétaires respectifs.

Copyright © 2010-2023, USB 3.0 Promoter Group: Apple Inc., Hewlett-Packard Inc., Intel Corporation, Microsoft Corporation, Renesas, STMicroelectronics, and Texas Instruments.
All rights reserved.

Éditeurs

Bob Dunstan

Richard Petrie

Participants

Charles Wang	ACON, Advanced-Connectek, Inc.	Sameer Kelkar	Apple
Conrad Choy	ACON, Advanced-Connectek, Inc.	Sasha Tietz	Apple
Dennis Chuang	ACON, Advanced-Connectek, Inc.	Scott Jackson	Apple
Steve Sedio	ACON, Advanced-Connectek, Inc.	Sree Raman	Apple
Sunney Yang	ACON, Advanced-Connectek, Inc.	William Ferry	Apple
Vicky Chuang	ACON, Advanced-Connectek, Inc.	Zaki Moussaoui	Apple
Joseph Scanlon	Advanced Micro Devices	Jeff Liu	ASMedia Technology Inc.
Sujan Thomas	Advanced Micro Devices	Kuo Lung Li	ASMedia Technology Inc.
Caspar Lin	Allion Labs, Inc.	Ming-Wei Hsu	ASMedia Technology Inc.
Casper Lee	Allion Labs, Inc.	PS Tseng	ASMedia Technology Inc.
Danny Shih	Allion Labs, Inc.	Sam Tzeng	ASMedia Technology Inc.
Howard Chang	Allion Labs, Inc.	Thomas Hsu	ASMedia Technology Inc.
Greg Stewart	Analogix Semiconductor, Inc.	Weikao Chang	ASMedia Technology Inc.
Mehran Badii	Analogix Semiconductor, Inc.	Yang Cheng	ASMedia Technology Inc.
Alexei Kosut	Apple	Aaron Hou	Bizlink Technology Inc.
Bill Cornelius	Apple	Shawn Meng	Bizlink Technology Inc.
Carlos Corderon	Apple	Bernard Shyu	Bizlink Technology, Inc.
Chris Uiterwijk	Apple	Eric Wu	Bizlink Technology, Inc.
Colin Whitby-Stevens	Apple	Morphy Hsieh	Bizlink Technology, Inc.
Corey Axelowitz	Apple	Sean O'Neal	Bizlink Technology, Inc.
Corey Lange	Apple	Tiffany Hsiao	Bizlink Technology, Inc.
Dave Conroy	Apple	Weichung Ooi	Bizlink Technology, Inc.
David Sekowski	Apple	Rahul Bhushan	Broadcom Corp.
Girault Jones	Apple	Asila nahas	Cadence Design Systems, Inc.
James Orr	Apple	Claire Ying	Cadence Design Systems, Inc.
Jason Chung	Apple	Jie min	Cadence Design Systems, Inc.
Jay Kim	Apple	Mark Summers	Cadence Design Systems, Inc.
Jeff Wilcox	Apple	Michal Staworko	Cadence Design Systems, Inc.
Jennifer Tsai	Apple	Sathish Kumar Ganesan	Cadence Design Systems, Inc.
Karl Bowers	Apple	Alessandro Ingrassia	Canova Tech
Keith Porthouse	Apple	Andrea Colognese	Canova Tech
Kevin Hsiue	Apple	Antonio Orzelli	Canova Tech
Matt Mora	Apple	Davide Ghedin	Canova Tech
Paul Baker	Apple	Matteo Casalin	Canova Tech
Reese Schreiber	Apple	Michael Marioli	Canova Tech
Ricardo Janezic Pregitzer	Apple	Nicola Scantamburlo	Canova Tech
Ruchi Chaturvedi	Apple	Paolo Pilla	Canova Tech

Ray Huang	Canyon Semiconductor	KE Hong	Dialog Semiconductor (UK) Ltd
Yi-Feng Lin	Canyon Semiconductor	Kevin Mori	Dialog Semiconductor (UK) Ltd
YuHung Lin	Canyon Semiconductor	Larry Ping	Dialog Semiconductor (UK) Ltd
David Tsai	Chrontel, Inc.	Mengfei Liu	Dialog Semiconductor (UK) Ltd
Anshul Gulati	Cypress Semiconductor	Scott Brown	Dialog Semiconductor (UK) Ltd
Anup Nayak	Cypress Semiconductor	Yimin Chen	Dialog Semiconductor (UK) Ltd
Benjamin Kropf	Cypress Semiconductor	Yong Li	Dialog Semiconductor (UK) Ltd
Dhanraj Rajput	Cypress Semiconductor	Justin Lee	Diodes Incorporated
Ganesh Subramaniam	Cypress Semiconductor	Dan Ellis	DisplayLink (UK) Ltd.
Jagadeesan Raj	Cypress Semiconductor	Jason Young	DisplayLink (UK) Ltd.
Junjie cui	Cypress Semiconductor	Kevin Jacobs	DisplayLink (UK) Ltd.
Manu Kumar	Cypress Semiconductor	Paulo Alcobia	DisplayLink (UK) Ltd.
Muthu M	Cypress Semiconductor	Peter Burgers	DisplayLink (UK) Ltd.
Nicholas Bodnaruk	Cypress Semiconductor	Richard Petrie	DisplayLink (UK) Ltd.
Pradeep Bajpai	Cypress Semiconductor	Chien-Cheng Kuo	eEver Technology, Inc.
Rajaram R	Cypress Semiconductor	Shyanjia Chen	eEver Technology, Inc.
Rama Vakkantula	Cypress Semiconductor	Abel Astley	Ellisys
Rushil Kadakia	Cypress Semiconductor	Chuck Trefts	Ellisys
Simon Nguyen	Cypress Semiconductor	Emmanuel Durin	Ellisys
Steven Wong	Cypress Semiconductor	Mario Pasquali	Ellisys
Subu Sankaran	Cypress Semiconductor	Tim Wei	Ellisys
Sumeet Gupta	Cypress Semiconductor	Chien-Cheng Kuo	Etron Technology, Inc.
Tejender Sheoran	Cypress Semiconductor	Jack Yang	Etron Technology, Inc.
Venkat Mandagulathar	Cypress Semiconductor	Richard Crisp	Etron Technology, Inc.
Xiaofeng Shen	Cypress Semiconductor	Shyanjia Chen	Etron Technology, Inc.
Zeng Wei	Cypress Semiconductor	TsungTa Lu	Etron Technology, Inc.
Adie Tan	Dell Inc.	Christian Klein	Fairchild Semiconductor
Adolfo Montero	Dell Inc.	Oscar Freitas	Fairchild Semiconductor
Bruce Montag	Dell Inc.	Souhib Harb	Fairchild Semiconductor
Gary Verdun	Dell Inc.	Amanda Ying	Feature Integration Technology Inc.
Ken Nicholas	Dell Inc.	Jacky Chan	Feature Integration Technology Inc.
Marcin Nowak	Dell Inc.	Kenny Hsieh	Feature Integration Technology Inc.
Merle Wood	Dell Inc.	KungAn Lin	Feature Integration Technology Inc.
Mohammed Hijazi	Dell Inc.	Paul Yang	Feature Integration Technology Inc.
Siddhartha Reddy	Dell Inc.	Su Jaden	Feature Integration Technology Inc.
Terry Matula	Dell Inc.	Yu-Lin Chu	Feature Integration Technology Inc.
Jay Hu	Derun Semiconductor	Yulin Lan	Feature Integration Technology Inc.
Shelly Liu	Derun Semiconductor	AJ Yang	Foxconn/Hon Hai
Bindhu Vasu	Dialog Semiconductor (UK) Ltd	Bob Hall	Foxconn/Hon Hai
Chanchal Gupta	Dialog Semiconductor (UK) Ltd	Chihyin Kan	Foxconn/Hon Hai
Dipti Baheti	Dialog Semiconductor (UK) Ltd	Fred Fons	Foxconn/Hon Hai
Duc Doan	Dialog Semiconductor (UK) Ltd	Jie Zheng	Foxconn/Hon Hai
Holger Petersen	Dialog Semiconductor (UK) Ltd	Patrick Casher	Foxconn/Hon Hai
Jianming Yao	Dialog Semiconductor (UK) Ltd	Shruti Deore	Foxconn/Hon Hai
John Shi	Dialog Semiconductor (UK) Ltd	Steve Sedio	Foxconn/Hon Hai

Terry Little	Foxconn/Hon Hai	Vishal Kakade	Granite River Labs
Bob McVay	Fresco Logic Inc.	Yogeshwaran Venkatesan	Granite River Labs
Christopher Meyers	Fresco Logic Inc.	Jerry Qin	GuangDong OPPO Mobile
Dian Kurniawan	Fresco Logic Inc.	Alan Berkema	Hewlett Packard
Tom Burton	Fresco Logic Inc.	Lee Atkinson	Hewlett Packard
Abraham Levkoy	Google Inc.	Rahul Lakdawala	Hewlett Packard
Adam Rodriguez	Google Inc.	Robin Castell	Hewlett Packard
Alec Berg	Google Inc.	Ron Schooley	Hewlett Packard
Benson Leung	Google Inc.	Steve Chen	Hewlett Packard
Chao Fei	Google Inc.	Suketa Partiwala	Hewlett Packard
Dave Bernard	Google Inc.	Vaibhav Malik	Hewlett Packard
David Schneider	Google Inc.	Walter Fry	Hewlett Packard
Diana Zigterman	Google Inc.	Hideyuki HAYAFUJI	Hosiden Corporation
Eric Herrmann	Google Inc.	Keiji Mine	Hosiden Corporation
Jameson Thies	Google Inc.	Masaki Yamaoka	Hosiden Corporation
Jim Guerin	Google Inc.	Takashi Muto	Hosiden Corporation
Juan Fantin	Google Inc.	Yasunori Nishikawa	Hosiden Corporation
Ken Wu	Google Inc.	Alan Berkema	HP Inc.
Kyle Tso	Google Inc.	Kenneth Chan	HP Inc.
Mark Hayter	Google Inc.	Lee Atkinson	HP Inc.
Nathan Kolluru	Google Inc.	Lee Leppo	HP Inc.
Nithya Jagannathan	Google Inc.	Rahul Lakdawala	HP Inc.
Srikanth Lakshmikanthan	Google Inc.	Robin Castell	HP Inc.
Todd Broch	Google Inc.	Roger Benson	HP Inc.
Toshak Singhal	Google Inc.	Steve Chen	HP Inc.
Vincent Palatin	Google Inc.	Bai Sean	Huawei Technologies Co., Ltd.
Xuelin Wu	Google Inc.	Chunjiang Zhao	Huawei Technologies Co., Ltd.
Zhenxue Xu	Google Inc.	JianQuan Wu	Huawei Technologies Co., Ltd.
Alan Kinningham	Granite River Labs	Li Zongjian	Huawei Technologies Co., Ltd.
Anand Murugan	Granite River Labs	Liansheng Zheng	Huawei Technologies Co., Ltd.
Balamurugan Manialagan	Granite River Labs	Lihua Duan	Huawei Technologies Co., Ltd.
Medipalli Sowmya	Granite River Labs	Min Chen	Huawei Technologies Co., Ltd.
Mike Engbretson	Granite River Labs	Wang Feng	Huawei Technologies Co., Ltd.
Mike Wu	Granite River Labs	Wei Haihong	Huawei Technologies Co., Ltd.
Mukesh Tatiya	Granite River Labs	Zhenning Shi	Huawei Technologies Co., Ltd.
Naresh Botsa	Granite River Labs	James Xie	Hynetek Semiconductor Co., Ltd
PoornaKumar M.	Granite River Labs	Yingyang Ou	Hynetek Semiconductor Co., Ltd
Prajwal Rathod	Granite River Labs	Robert Heaton	Indie Semiconductor
Rajaraman V	Granite River Labs	Vincent Wang	Indie Semiconductor
Saai Ghoutham Revathi	Granite River Labs	Benjamin Kropf	Infineon Technologies
Sivan Perumal	Granite River Labs	Sie Boo Chiang	Infineon Technologies
Sivaram Murugesan	Granite River Labs	Tue Fatt David Wee	Infineon Technologies
Tim Lin	Granite River Labs	Wee Tar Richard Ng	Infineon Technologies
Vijay S.	Granite River Labs	Wolfgang Furtner	Infineon Technologies
Vijayakumar P	Granite River Labs	Aruni Nelson	Intel Corporation

Bob Dunstan	Intel Corporation	Babu Mailachalam	Lattice Semiconductor Corp
Brad Saunders	Intel Corporation	Gianluca Mariani	Lattice Semiconductor Corp
Chee Lim Nge	Intel Corporation	Joel Coplen	Lattice Semiconductor Corp
Christine Krause	Intel Corporation	Thomas Watz	Lattice Semiconductor Corp
Chuen Ming Tan	Intel Corporation	Vesa Lauri	Lattice Semiconductor Corp
Dan Froelich	Intel Corporation	Bruce Chuang	Leadtrend
David Harriman	Intel Corporation	Eilian Liu	Leadtrend
David Hines	Intel Corporation	Chetan Kopalle	LeCroy Corporation
David Thompson	Intel Corporation	Daniel H Jacobs	LeCroy Corporation
Guobin Liu	Intel Corporation	Jake Jacobs	LeCroy Corporation
Harry Skinner	Intel Corporation	Kimberley McKay	LeCroy Corporation
Henrik Leegaard	Intel Corporation	Mike Engbretson	LeCroy Corporation
Jenn Chuan Cheng	Intel Corporation	Mike Micheletti	LeCroy Corporation
Jervis Lin	Intel Corporation	Roy Chestnut	LeCroy Corporation
John Howard	Intel Corporation	Tyler Joe	LeCroy Corporation
Karthi Vadivelu	Intel Corporation	Phil Jakes	Lenovo
Leo Heiland	Intel Corporation	Do Kyun Kim	LG electronics
Maarit Harkonen	Intel Corporation	Won-Jong Choi	LG electronics
Nge Chee Lim	Intel Corporation	Won-Jong Choi	LG Electronics Ltd.
Paul Durley	Intel Corporation	Aaron Melgar	Lion Semiconductor
Rahman Ismail	Intel Corporation	Chris Zhou	Lion Semiconductor
Rajaram Regupathy	Intel Corporation	Sehyung Jeon	Lion Semiconductor
Ronald Swartz	Intel Corporation	Wonyoung Kim	Lion Semiconductor
Sarah Sharp	Intel Corporation	Yongho Kim	Lion Semiconductor
Scott Brenden	Intel Corporation	Dave Thompson	LSI Corporation
Sridharan Ranganathan	Intel Corporation	Alan Kinningham	Luxshare-ICT
Steve McGowan	Intel Corporation	Alan Liu	Luxshare-ICT
Tim McKee	Intel Corporation	Daniel Chen	Luxshare-ICT
Toby Opferman	Intel Corporation	Eric Wen	Luxshare-ICT
Uma Medepalli	Intel Corporation	James Kirk	Luxshare-ICT
Venkataramani Gopalakrishnan	Intel Corporation	James Stevens	Luxshare-ICT
Ziv Kabiry	Intel Corporation	Josue Castillo	Luxshare-ICT
Jia Wei	Intersil Corporation	Pat Young	Luxshare-ICT
Weijie Huang	iST - Integrated Service Technology Inc.	Scott Shuey	Luxshare-ICT
Al Hsiao	ITE Tech. Inc.	Stone Lin	Luxshare-ICT
Greg Song	ITE Tech. Inc.	Chikara Kakizawa	Maxim Integrated Products
Richard Guo	ITE Tech. Inc.	Jacob Scott	Maxim Integrated Products
Victor Lin	ITE Tech. Inc.	Ken Helfrich	Maxim Integrated Products
Y.C. Chou	ITE Tech. Inc.	Michael Miskho	Maxim Integrated Products
Kenta Minejima	Japan Aviation Electronics Industry Ltd.	Chris Yokum	MCCI Corporation
Mark Saubert	Japan Aviation Electronics Industry Ltd.	Geert Knapen	MCCI Corporation
Toshio Shimoyama	Japan Aviation Electronics Industry Ltd.	Terry Moore	MCCI Corporation
Brian Fetz	Keysight Technologies Inc.	Velmurugan Selvaraj	MCCI Corporation
Jit Lim	Keysight Technologies Inc.	Tung-Sheng Lin	MediaTek Inc.
Koji Asakawa	Kinetic Technologies Inc.	Tung-Sheng Lin	MediaTek Inc.

Satoru Kumashiro	MegaChips Corporation	Ben Crowe	MQP Electronics Ltd.
Brian Marley	Microchip Technology Inc.	Pat Crowe	MQP Electronics Ltd.
Dave Perchlik	Microchip Technology Inc.	Sten Carlsen	MQP Electronics Ltd.
Don Perkins	Microchip Technology Inc.	Kenji Oguma	NEC Corporation
Fernando Gonzalez	Microchip Technology Inc.	ChinJui Lin	Nexperia B.V.
John Sisto	Microchip Technology Inc.	Max Guan	Nexperia B.V.
Josh Averyt	Microchip Technology Inc.	Frank Borngläber	Nokia Corporation
Kiet Tran	Microchip Technology Inc.	Kai Inha	Nokia Corporation
Mark Bohm	Microchip Technology Inc.	Pekka Leinonen	Nokia Corporation
Matthew Kalibat	Microchip Technology Inc.	Richard Petrie	Nokia Corporation
Mick Davis	Microchip Technology Inc.	Sten Carlsen	Nokia Corporation
Prasanna Vengateshan	Microchip Technology Inc.	Abhijeet Kulkarni	NXP Semiconductors
Rich Wahler	Microchip Technology Inc.	Ahmad Yazdi	NXP Semiconductors
Richard Petrie	Microchip Technology Inc.	Bart Vertenten	NXP Semiconductors
Ronald Kunin	Microchip Technology Inc.	Dennis Ha	NXP Semiconductors
Shannon Cash	Microchip Technology Inc.	Dong Nguyen	NXP Semiconductors
Thomas Farkas	Microchip Technology Inc.	Guru Prasad	NXP Semiconductors
Venkataraman	Microchip Technology Inc.	Ken Jaramillo	NXP Semiconductors
Andrew Yang	Microsoft Corporation	Krishnan TN	NXP Semiconductors
Anthony Chen	Microsoft Corporation	Michael Joehren	NXP Semiconductors
Arvind Murching	Microsoft Corporation	Robert de Nie	NXP Semiconductors
Dave Perchlik	Microsoft Corporation	Rod Whitby	NXP Semiconductors
David Voth	Microsoft Corporation	Vijendra Kuroodi	NXP Semiconductors
Geoff Shew	Microsoft Corporation	Winston Langeslag	NXP Semiconductors
Jayson Kastens	Microsoft Corporation	Robert Heaton	Obsidian Technology
Kai Inha	Microsoft Corporation	Andrew Yoo	ON Semiconductor
Marwan Kadado	Microsoft Corporation	Brady Maasen	ON Semiconductor
Michelle Bergeron	Microsoft Corporation	Bryan McCoy	ON Semiconductor
Nathan Sherman	Microsoft Corporation	Christian Klein	ON Semiconductor
Rahul Ramadas	Microsoft Corporation	Cor Voorwinden	ON Semiconductor
Randy Aull	Microsoft Corporation	Edward Berrios	ON Semiconductor
Shiu Ng	Microsoft Corporation	Michael Smith	ON Semiconductor
Tieyong Yin	Microsoft Corporation	Oscar Freitas	ON Semiconductor
Timo Toivola	Microsoft Corporation	Tom Duffy	ON Semiconductor
Toby Nixon	Microsoft Corporation	Brian Collins	Parade Technologies Inc.
Vahid Vassey	Microsoft Corporation	Craig Wiley	Parade Technologies Inc.
Vivek Gupta	Microsoft Corporation	Hung-Chih Chiu	Power Forest Technology Corporation
Yang You	Microsoft Corporation	Jay Tu	Power Forest Technology Corporation
Adib Al Abaji	Molex LLC	Adel Lahham	Power Integrations
Aaron Xu	Monolithic Power Systems Inc.	Aditya Kulkarni	Power Integrations
Bo Zhou	Monolithic Power Systems Inc.	Akshay Nayaknur	Power Integrations
Christian Sporck	Monolithic Power Systems Inc.	Amruta Patra	Power Integrations
Di Han	Monolithic Power Systems Inc.	K R Rahul Raj	Power Integrations
Zhihong Yu	Monolithic Power Systems Inc.	Kaushik Raam	Power Integrations
Dan Wagner	Motorola Mobility Inc.	Rahul Joshi	Power Integrations

Ricardo Pregiteer	Power Integrations	Hidenori Nishimoto	Rohm Co. Ltd.
Shruti Anand	Power Integrations	Kris Bahar	Rohm Co. Ltd.
Amit gupta	Qualcomm, Inc	Manabu Miyata	Rohm Co. Ltd.
George Paparrizos	Qualcomm, Inc	Ruben Balbuena	Rohm Co. Ltd.
Giovanni Garcea	Qualcomm, Inc	Takashi Sato	Rohm Co. Ltd.
Jack Pham	Qualcomm, Inc	Vijendra Kuroodi	Rohm Co. Ltd.
James Goel	Qualcomm, Inc	Yusuke Kondo	Rohm Co. Ltd.
Joshua Warner	Qualcomm, Inc	Kazuomi Nagai	ROHM Co., Ltd.
Karyn Vuong	Qualcomm, Inc	Matti Kulmala	Salcomp Plc
Lalan Mishra	Qualcomm, Inc	Toni Lehimo	Salcomp Plc
Nicholas Cadieux	Qualcomm, Inc	Edward Lee	Samsung Electronics Co. Ltd.
Vamsi Samavedam	Qualcomm, Inc	Tong Kim	Samsung Electronics Co. Ltd.
Vatsal Patel	Qualcomm, Inc	Amit Bouzaglo	Scosche Industries
Chris Sporck	Qualcomm, Inc.	Alvin Cox	Seagate Technology LLC
Craig Aiken	Qualcomm, Inc.	Emmanuel Lemay	Seagate Technology LLC
Narendra Mehta	Qualcomm, Inc.	John Hein	Seagate Technology LLC
Terry Remple	Qualcomm, Inc.	Marc Noblitt	Seagate Technology LLC
Will Kun	Qualcomm, Inc.	Michael Morgan	Seagate Technology LLC
Yoram Rimoni	Qualcomm, Inc.	Ronald Rueckert	Seagate Technology LLC
Fan-Hau Hsu	Realtek Semiconductor Corp.	Tony Priborsky	Seagate Technology LLC
Tsung-Peng Chuang	Realtek Semiconductor Corp.	Chin Chang	Semtech Corporation
Atsushi Mitamura	Renesas Electronics Corp.	Tom Farkas	Semtech Corporation
Bob Dunstan	Renesas Electronics Corp.	Ankit Garg	Siemens Industry Software Inc.
Brian Allen	Renesas Electronics Corp.	Ning Dai	Silergy Corp.
Dan Aoki	Renesas Electronics Corp.	Wanfeng Zhang	Silergy Corp.
Fengshuan Zhou	Renesas Electronics Corp.	Kafai Leung	Silicon Laboratories, Inc.
Hajime Nozaki	Renesas Electronics Corp.	Kok Hong Soh	Silicon Laboratories, Inc.
John Carpenter	Renesas Electronics Corp.	Sorin Badiu	Silicon Laboratories, Inc.
Kiichi Muto	Renesas Electronics Corp.	Steven Ghang	Silicon Laboratories, Inc.
Masami Katagiri	Renesas Electronics Corp.	Abhishek Sardeshpande	SiliConch Systems Private Limited
Nobuo Furuya	Renesas Electronics Corp.	Aniket Mathad	SiliConch Systems Private Limited
Patrick Yu	Renesas Electronics Corp.	Chandana N	SiliConch Systems Private Limited
Peter Teng	Renesas Electronics Corp.	Jaswanth Ammineni	SiliConch Systems Private Limited
Philip Leung	Renesas Electronics Corp.	Jinisha Patel	SiliConch Systems Private Limited
Steve Roux	Renesas Electronics Corp.	Kaustubh Kumar	SiliConch Systems Private Limited
Tetsu Sato	Renesas Electronics Corp.	Nitish	SiliConch Systems Private Limited
Toshifumi Yamaoka	Renesas Electronics Corp.	Pavitra Balasubramanian	SiliConch Systems Private Limited
Yimin Chen	Renesas Electronics Corp.	Rakesh Polasa	SiliConch Systems Private Limited
Chunan Kuo	Richtek Technology Corporation	Satish Anand Verkila	SiliConch Systems Private Limited
Heinz Wei	Richtek Technology Corporation	Shubham Paliwal	SiliConch Systems Private Limited
Max Huang	Richtek Technology Corporation	Vishnu Pusuluri	SiliConch Systems Private Limited
TZUHSIEN CHUANG	Richtek Technology Corporation	John Sisto	SMSC
Tatsuya Irisawa	Ricoh Company Ltd.	Ken Gay	SMSC
Akihiro Ono	Rohm Co. Ltd.	Mark Bohm	SMSC
Chris Lin	Rohm Co. Ltd.	Richard Wahler	SMSC

Shannon Cash	SMSC	Javed Ahmad	Texas Instruments
Tim Knowlton	SMSC	Jean Picard	Texas Instruments
William Chiechi	SMSC	John Perry	Texas Instruments
Shigenori Tagami	Sony Corporation	Kasthuri Annamalai	Texas Instruments
Shinichi Hirata	Sony Corporation	Martin Patoka	Texas Instruments
Amanda Hosler	Specwerkz	Mike Campbell	Texas Instruments
Bob Dunstan	Specwerkz	Scott Jackson	Texas Instruments
Brad Saunders	Specwerkz	Shafiuddin Mohammed	Texas Instruments
Diane Lenox	Specwerkz	Srinath Hosur	Texas Instruments
Michael Munn	StarTech.com Ltd.	Steven Tom	Texas Instruments
Fabien Friess	ST-Ericsson	Yoon Lee	Texas Instruments
Giuseppe Platania	ST-Ericsson	Tim Wilhelm	The Silanna Group Pty. Ltd.
Jean-Francois Gatto	ST-Ericsson	Tod Wolf	The Silanna Group Pty. Ltd.
Milan Stamenkovic	ST-Ericsson	Chris Yokum	Total Phase
Nicolas Florenchie	ST-Ericsson	Dylan Su	UL LLC
Patrizia Milazzo	ST-Ericsson	Eric Wall	UL LLC
Christophe Cochard	STMICROELECTRONICS	Jason Smith	UL LLC
Christophe Lorin	STMICROELECTRONICS	Terry Kao	UL LLC
Filippo Bonaccorso	STMICROELECTRONICS	Steven Chen	Unigraf OY
Jessy Guilbot	STMICROELECTRONICS	Topi Lampiranta	Unigraf OY
Joel Huloux	STMICROELECTRONICS	Brad Cox	Ventev Mobile
John Bloomfield	STMICROELECTRONICS	Colin Vose	Ventev Mobile
Massimo Panzica	STMICROELECTRONICS	Dydron Lin	VIA Technologies, Inc.
Meriem Mersel	STMICROELECTRONICS	Fong-Jim Wang	VIA Technologies, Inc.
Nathalie Ballot	STMICROELECTRONICS	Jay Tseng	VIA Technologies, Inc.
Pascal Legrand	STMICROELECTRONICS	Rex Chang	VIA Technologies, Inc.
Patrizia Milazzo	STMICROELECTRONICS	Terrance Shih	VIA Technologies, Inc.
Richard O'Connor	STMICROELECTRONICS	Ho Wen Tsai	Weltrend Semiconductor
Morten Christiansen	Synopsys, Inc.	Hung Chiang	Weltrend Semiconductor
Nivin George	Synopsys, Inc.	Jeng Cheng Liu	Weltrend Semiconductor
Prishkit Abrol	Synopsys, Inc.	Priscilla Lee	Weltrend Semiconductor
Zongyao Wen	Synopsys, Inc.	Wayne Lo	Weltrend Semiconductor
Joan Marrinan	Tektronix	Charles Neumann	Western Digital Technologies, Inc.
Kimberley McKay	Teledyne-LeCroy	Curtis Stevens	Western Digital Technologies, Inc.
Matthew Dunn	Teledyne-LeCroy	John Maroney	Western Digital Technologies, Inc.
Tony Minchell	Teledyne-LeCroy	Joe O'Brien	Wilder Technologies
Anand Dabak	Texas Instruments	Will Miller	Wilder Technologies
Annamalai Kasthuri	Texas Instruments	Juejia Zhou	Xiaomi Communications Co., Ltd.
Bill Waters	Texas Instruments	Xiaoxing Yang	Xiaomi Communications Co., Ltd.
Bing Lu	Texas Instruments	Liu Qiong	Zuhai Smartware Technology Co., Ltd.
Deric Waters	Texas Instruments	Long Zhang	Zuhai Smartware Technology Co., Ltd.
Grant Ley	Texas Instruments	Yuanchao Liang	Zuhai Smartware Technology Co., Ltd.
Gregory Watkins	Texas Instruments		
Ingolf Frank	Texas Instruments		
Ivo Huber	Texas Instruments		

Historique des révisions

Révision	Version	Commentaires	Date de publication
1.0	1.0	Version initiale Révision 1.0	5 juillet 2012
1.0	1.1	Y compris errata jusqu'au 31 octobre 2012	31 octobre 2012
1.0	1.2	Y compris errata jusqu'au 26 juin 2013	26 juin 2013
1.0	1.3	Y compris errata jusqu'au 11 mars 2014	11 mars 2014
2.0	1.0	Version initiale Révision 2.0	11 août 2014
2.0	1.1	Y compris errata jusqu'au 7 mai 2015	7 mai 2015
2.0	1.2	Y compris errata jusqu'au 25 mars 2016	25 mars 2016
2.0	1.3	Y compris errata jusqu'au 11 janvier 2017	11 janvier 2017
3.0	1.0	Version initiale Révision 3.0	11 décembre 2015
3.0	1.0a	Y compris errata jusqu'au 25 mars 2016	25 mars 2016
3.0	1.1	Y compris errata jusqu'au 12 janvier 2017	12 janvier 2017
3.0	1.2	Y compris errata jusqu'au 21 juin 2018	21 juin 2018
3.0	2.0	Y compris errata jusqu'au 29 août 2019	29 août 2019
3.1	1.0	Y compris errata jusqu'en mai 2021	Mai 2021
3.1	1.1	Y compris errata jusqu'en juillet 2021 Cette version intègre les ECN suivants: <ul style="list-style-type: none"> • Clarifications EPR • Définition du point de départ de l'AMS 	Juillet 2021
3.1	1.2	Y compris errata jusqu'en octobre 2021 Cette version intègre les ECN suivants: <ul style="list-style-type: none"> • Clarification de l'utilisation des relances • Capacités de la batterie • Problème de temporisation FRS • Clarifications des règles d'alimentation PPS • Prise en charge du courant de crête pour APDO EPR AVS 	Octobre 2021
3.1	1.3	Cette version intègre les ECN suivants: <ul style="list-style-type: none"> • Fonctionnement robuste de la source EPR • Source EPR Caps Editorial • Comportement SRC PPS dans une demande à faible courant • Entrée en mode USB 	Janvier 2022

3.1	1.4	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none"> • Mise à jour de Capabilities Mismatch • Problème de temporisation de fragmentation • Atténuation OT 	Avril 2022
3.1	1.5	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none"> • Corrections de la description du temporisateur • Modification des exigences Source_Info • Mise à jour de l'AMS 	Juillet 2022
3.1	1.6	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none"> • Mises à jour USB4® V2 • Problèmes de réinitialisation des données • Augmentation de tSenderResponse • Mise à jour du bit PPS Power Limit • Prise en charge du mode asymétrique • Corrections de la description du temporisateur révisées 	Octobre 2022
3.1	1.7	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none"> • Gestion du rejet non valide de la réinitialisation des données • Demande de la source • Transition de la source • Entrée EPR 	Janvier 2023
3.1	1.8	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none"> • Exemption de vitesse de balayage pour la permutation des rôles d'alimentation • Clarification de la vitesse des câbles EUDO • Mise à jour des exigences PPS • Concept "non interruptible" déconseillé • Restructuration et mise à jour du 7.3 	Avril 2023

3.2	1.0	<p>Modifications rédactionnelles</p> <p>Cette version intègre les ECN suivants:</p> <ul style="list-style-type: none">• Conditions d'utilisation de VDM• tTypeCSinkWaitCap• Clarification de tFirstSourceCap• Clarification de Hard Reset• Code pays non reconnu• Processus d'entrée EPR• Définition SPR AVS• Clarification des règles d'alimentation EPR	Octobre 2023.
-----	-----	--	---------------

Table des matières

Sommaire

AVANT-PROPOS	1118
Bus universel en série	1120
Power Delivery Specification.....	1120
LICENCE LIMITÉE DE DROITS D'AUTEUR.....	1121
DÉNI DE RESPONSABILITÉ CONCERNANT LA PROPRIÉTÉ INTELLECTUELLE	1121
Éditeurs	1123
Participants	1123
Historique des révisions.....	1130
Table des matières.....	1133
Tableaux	1140
Figures.....	1148
1. Introduction	1157
1.1 Vue d'ensemble	1158
1.2 Objet.....	1159
1.2.1 Domaine d'application.....	1159
1.3 Vue d'ensemble des paragraphes.....	1159
1.4 Conventions	1161
1.4.1 Ordre de priorité.....	1161
1.4.2 Mots-clés	1161
1.4.3 Numérotation.....	1163
1.5 Documents connexes.....	1164
1.6 Termes et abréviations	1166
1.7 Valeurs de paramètres	1177
1.8 Modifications par rapport à la révision 3.0	1177
1.9 Compatibilité avec la révision 2.0	1177
2. Vue d'ensemble	1178
2.1 Introduction.....	1178
2.1.1 Contrats de fonctionnement d'une source d'alimentation électrique	1178
2.1.2 Contrats d'alimentation électrique.....	1179
2.1.3 Autres utilisations pour l'alimentation électrique	1180
2.2 Compatibilité avec la révision 2.0	1180
2.3 Dispositifs aptes à l'alimentation électrique par port USB.....	1181
2.4 Communication SOP*	1183
2.4.1 Introduction.....	1183
2.4.2 SOP* anticollision.....	1183
2.4.3 Communication SOP.....	1183
2.4.4 Communication SOP'/SOP'' avec des fiches de câbles.....	1183
2.5 Vue d'ensemble du fonctionnement	1185
2.5.1 Fonctionnement de la source.....	1185

2.5.2	Fonctionnement du destinataire	1189
2.5.3	Fiches de câbles.....	1192
2.6	Vue d'ensemble de l'architecture.....	1193
2.6.1	Politique	1198
2.6.2	Formation et transmission des messages.....	1199
2.6.3	Anticollision.....	1199
2.6.4	Alimentation.....	1200
2.6.5	DFP/UFP.....	1201
2.6.6	Câble et connecteurs.....	1201
2.6.7	Interactions entre dispositifs non PD, BC et PD.....	1201
2.6.8	Règles d'alimentation.....	1202
2.7	Fonctionnement avec plage de puissance étendue (EPR).....	1203
2.8	Modèles de charge	1206
2.8.1	Modèles de charge à tension fixe.....	1206
2.8.2	Modèles de charge avec alimentation électrique programmable (PPS).....	1206
2.8.3	Modèles de charge avec alimentation à tension réglable (AVS).....	1207
3.	Assemblages de câbles et connecteurs USB Type-A et USB Type-B.....	1208
4.	Exigences électriques.....	1209
4.1	Interopérabilité avec les autres spécifications USB.....	1209
4.2	Détection de batterie déchargée/Détection de port non alimenté.....	1209
4.3	Chute de tension ohmique de la liaison de masse d'un câble (chute de tension ohmique).....	1209
4.4	Détection du type de câble.....	1209
5.	Couche physique.....	1211
5.1	Vue d'ensemble de la couche physique	1211
5.2	Fonctions de la couche physique.....	1211
5.3	Codage de symboles.....	1212
5.4	Ensembles ordonnés.....	1214
5.5	Ordonnancement des bits transmis.....	1216
5.6	Format de paquet.....	1218
5.6.1	Mise en trames des paquets	1218
5.6.2	CRC.....	1222
5.6.3	Erreurs de détection de paquet	1225
5.6.4	Hard Reset	1225
5.6.5	Réinitialisation du câble (Cable Reset).....	1226
5.7	Anticollision.....	1228
5.8	Schéma de signalisation Biphase Mark Coding (BMC).....	1229
5.8.1	Encodage et signalisation	1229
5.8.2	Masques d'émission et de réception.....	1235
5.8.3	Modèle de charge d'émetteur	1243
5.8.4	Spécifications BMC communes.....	1245
5.8.5	Spécifications pour l'émetteur BMC	1245
5.8.6	Spécifications BMC pour le récepteur	1250
5.9	Autotest intégré (BIST).....	1255
5.9.1	Mode porteur BIST	1255
5.9.2	BIST Test Data.....	1255
6.	Couche de Protocole.....	1257
6.1	Vue d'ensemble	1257
6.2	Messages	1257
6.2.1	Construction des messages.....	1257

6.3	Message de contrôle.....	1275
6.3.1	Message GoodCRC.....	1276
6.3.2	Message GotoMin	1277
6.3.3	Message Accept	1277
6.3.4	Message Reject	1278
6.3.5	Message Ping.....	1279
6.3.6	Message PS_RDY	1279
6.3.7	Message Get_Source_Cap.....	1279
6.3.8	Message Get_Sink_Cap.....	1279
6.3.9	Message DR_Swap.....	1279
6.3.10	Message PR_Swap.....	1280
6.3.11	Message VCONN_Swap.....	1281
6.3.12	Message Wait.....	1282
6.3.13	Message Soft_Reset.....	1284
6.3.14	Message Data_Reset	1284
6.3.15	Message Data_Reset_Complete.....	1285
6.3.16	Message Not_Supported	1285
6.3.17	Message Get_Source_Cap_Extended.....	1286
6.3.18	Message Get_Status.....	1286
6.3.19	Message FR_Swap.....	1286
6.3.20	Get_PPS_Status.....	1287
6.3.21	Get_Country_Codes	1287
6.3.22	Message Get_Sink_Cap_Extended.....	1287
6.3.23	Message Get_Source_Info	1287
6.3.24	Message Get_Revision.....	1287
6.4	Message de données	1289
6.4.1	Message de capacités.....	1291
6.4.2	Message de demande.....	1309
6.4.3	Message BIST	1318
6.4.4	Message Vendor Defined.....	1322
6.4.5	Message Battery_Status	1369
6.4.6	Message d'alerte	1372
6.4.7	Message Get_Country_Info	1376
6.4.8	Message Enter_USB	1377
6.4.9	Message EPR_Request.....	1381
6.4.10	Message EPR_Mode	1382
6.4.11	Message Source_Info	1390
6.4.12	Message Revision	1392
6.5	Message étendu.....	1393
6.5.1	Message Source_Capabilities_Extended	1395
6.5.2	Message Status	1401
6.5.3	Message Get_Battery_Cap	1409
6.5.4	Message Get_Battery_Status	1410
6.5.5	Message Battery_Capabilities	1411
6.5.6	Message Get_Manufacturer_Info.....	1413
6.5.7	Message Manufacturer_Info.....	1415
6.5.8	Messages de sécurité	1417
6.5.9	Messages de mise à jour du micrologiciel	1419
6.5.10	Message PPS_Status.....	1421
6.5.11	Message Country_Codes.....	1424
6.5.12	Message Country_Info	1425

6.5.13	Message Sink_Capabilities_Extended	1427
6.5.14	Message Extended_Control	1434
6.5.15	Message de capacités EPR	1436
6.5.16	Message Vendor_Defined_Extended	1438
6.6	Temporisateurs	1440
6.6.1	CRCReceiveTimer	1440
6.6.2	SenderResponseTimer	1440
6.6.3	Temporisateurs de capacité	1442
6.6.4	Temporisateurs d'attente et temps d'attente	1444
6.6.5	Temporisateurs d'alimentation électrique	1445
6.6.6	NoResponseTimer	1448
6.6.7	Temporisateurs BIST	1449
6.6.8	Temporisateurs de permutation des rôles d'alimentation	1450
6.6.9	Temporisateurs de réinitialisation logicielle	1451
6.6.10	Temporisateurs de réinitialisation des données	1452
6.6.11	Temporisateurs de réinitialisation matérielle	1453
6.6.12	Temporisateurs de VDM structuré	1454
6.6.13	Temporisateurs de VCONN	1456
6.6.14	tCableMessage	1456
6.6.15	DiscoverIdentityTimer	1456
6.6.16	Temporisateurs anticollisions	1457
6.6.17	Temporisateurs de permutation rapide des rôles	1458
6.6.18	Temporisateurs de fragmentation	1459
6.6.19	Temporisateurs d'alimentation électrique programmable	1461
6.6.20	tEnterUSB	1461
6.6.21	Temporisateurs EPR	1462
6.6.22	Valeurs de temporisation et temporisateurs	1463
6.7	Compteurs	1468
6.7.1	Compteur MessageID	1468
6.7.2	Compteur de relances	1469
6.7.3	Compteur de réinitialisations matérielles	1469
6.7.4	Compteur de capacités	1469
6.7.5	Compteur de découvertes d'identités	1469
6.7.6	VDMBusyCounter	1470
6.7.7	Valeurs de compteurs et compteurs	1470
6.8	Réinitialisation	1471
6.8.1	Réinitialisation logicielle et erreur de protocole	1471
6.8.2	Réinitialisation des données	1473
6.8.3	Hard Reset	1474
6.8.4	Cable Reset	1475
6.9	Message Accept, Reject et Wait	1476
6.10	Anticollision	1476
6.11	Rejet de message	1476
6.12	Comportement d'état	1478
6.12.1	Présentation des diagrammes d'état utilisés à l'Article 6	1478
6.12.2	Fonctionnement d'état	1479
6.12.3	Liste des états de la couche protocole	1513
6.13	Applicabilité des messages	1515
6.13.1	Applicabilité des messages de contrôle	1516
6.13.2	Applicabilité des messages de données	1518
6.13.3	Applicabilité des messages étendus	1520

6.13.4	Applicabilité des messages de contrôle étendus	1523
6.13.5	Applicabilité des commandes de VDM structuré	1524
6.13.6	Applicabilité des signaux de réinitialisation	1525
6.13.7	Applicabilité des signaux de permutation rapide des rôles	1525
6.14	Paramètres de valeur.....	1526
7.	Alimentation	1527
7.1	Exigences relatives à la source	1527
7.1.1	Aspects comportementaux	1527
7.1.2	Capacité réservoir de la source	1527
7.1.3	Types de sources	1529
7.1.4	Transitions de source	1530
7.1.5	Réponse aux réinitialisations matérielles	1547
7.1.6	Modification de la capacité de puissance de sortie.....	1548
7.1.7	Fonctionnement robuste de la source.....	1549
7.1.8	Tolérance et plage de tensions de sortie.....	1551
7.1.9	Charge et décharge de la capacité réservoir sur V_{BUS}	1552
7.1.10	Veille de permutation pour les sources	1552
7.1.11	Fonctionnement en courant de crête de la source.....	1554
7.1.12	Paramètres étendus des capacités de source.....	1556
7.1.13	Permutation rapide des rôles.....	1559
7.1.14	Non application des limites de la vitesse de balayage de V_{BUS}	1563
7.1.15	Cycle d'alimentation V_{CONN}	1564
7.2	Exigences relatives au destinataire	1567
7.2.1	Aspects comportementaux	1567
7.2.2	Capacité réservoir du destinataire	1567
7.2.3	Veille du destinataire	1569
7.2.4	Consommation électrique pendant la veille.....	1569
7.2.5	Courant négocié à zéro.....	1569
7.2.6	Comportement de charge transitoire	1569
7.2.7	Veille de permutation pour les destinataires.....	1571
7.2.8	Fonctionnement en courant de crête du destinataire	1571
7.2.9	Fonctionnement robuste du destinataire	1572
7.2.10	Permutation rapide des rôles.....	1575
7.3	Transitions	1576
7.3.1	Transitions causées par un message de demande.....	1578
7.3.2	Transitions causées par la permutation des rôles d'alimentation	1633
7.3.3	Transitions causées par GotoMin.....	1641
7.3.4	Transitions causées par une réinitialisation matérielle.....	1644
7.3.5	Transitions causées par la permutation rapide des rôles	1650
7.4	Paramètres électriques.....	1654
7.4.1	Paramètres électriques de la source.....	1654
7.4.2	Paramètres électriques du destinataire	1664
7.4.3	Paramètres électriques communs	1667
8.	Politique d'utilisation des dispositifs.....	1668
8.1	Vue d'ensemble	1668
8.2	Gestionnaire de politique d'utilisation des dispositifs	1668
8.2.1	Capacités	1670
8.2.2	Politique système	1670
8.2.3	Contrôle de la source/du destinataire	1671
8.2.4	Détection de câble.....	1671

8.2.5	Gestion des exigences d'alimentation.....	1672
8.2.6	Utilisation du bit "Unconstrained Power" avec les batteries et les alimentations en courant alternatif.....	1674
8.2.7	Interface avec le moteur de politique.....	1677
8.3	Moteur de politique.....	1679
8.3.1	Introduction.....	1679
8.3.2	Schémas de séquence atomique de messages.....	1679
8.3.3	Diagrammes d'états.....	2233
9.	États et rapport de statut.....	2451
9.1	Vue d'ensemble.....	2451
9.1.1	Exigences relatives au dispositif et au hub PDUSB.....	2454
9.1.2	Mise en correspondance vers les états du dispositif USB.....	2454
9.1.3	Pile de logiciels PD.....	2458
9.1.4	Énumération du dispositif PDUSB.....	2460
9.2	Descripteurs spécifiques à l'alimentation USB.....	2462
9.2.1	Descripteur de capacité USB Power Delivery.....	2462
9.2.2	Descripteur de capacité Battery Info.....	2464
9.2.3	Descripteur de capacité PD Consumer Port.....	2466
9.2.4	Descripteur de capacité PD Provider Port.....	2467
9.3	Demandes et événements spécifiques à l'alimentation USB.....	2468
9.3.1	Demandes spécifiques à l'alimentation USB.....	2468
9.4	Demandes de hub PDUSB et de dispositifs périphériques PDUSB.....	2469
9.4.1	GetBatteryStatus.....	2469
9.4.2	SetPDFeature.....	2471
10.	Règles d'alimentation.....	2474
10.1	Introduction.....	2474
10.2	Règles d'alimentation de la source.....	2474
10.2.1	Considérations relatives aux règles d'alimentation de la source.....	2475
10.2.2	Tensions et courants normalisés.....	2476
10.2.3	Tensions/courants facultatifs.....	2487
10.2.4	Partage de puissance entre les ports.....	2497
10.3	Règles d'alimentation du destinataire.....	2498
10.3.1	Considérations relatives aux règles d'alimentation du destinataire.....	2498
10.3.2	Règles normatives du destinataire.....	2498
A.	Calcul de CRC.....	2500
A.1	Exemple de code C.....	2500
B.	Exemples de séquence de messages PD.....	2503
B.1	Alimentation externe fournie en aval.....	2503
B.2	Alimentation externe fournie en amont.....	2507
B.3	Rendu de puissance.....	2514
C.	Exemples de commande VDM.....	2526
C.1	Exemple de découverte d'identité.....	2526
C.1.1	Demande de commande de découverte d'identité.....	2526
C.1.2	Réponse de commande de découverte d'identité – Câble actif.....	2527
C.1.3	Réponse de commande de découverte d'identité – Hub.....	2529
C.2	Exemple de découverte de SVID.....	2531
C.2.1	Demande de commande de découverte de SVID.....	2531
C.2.2	Réponse de commande de découverte de SVID.....	2532
C.3	Exemple de découverte de modes.....	2533
C.3.1	Demande de commande de découverte de modes.....	2533

C.3.2	Réponse de commande de découverte de modes	2534
C.4	Exemple d'entrée dans un mode	2535
C.4.1	Demande de commande d'entrée dans un mode	2535
C.4.2	Réponse de commande d'entrée dans un mode	2536
C.4.3	Demande de commande d'entrée dans un mode avec VDO supplémentaire.	2537
C.5	Exemple de sortie d'un mode	2538
C.5.1	Demande de commande de sortie d'un mode	2538
C.5.2	Réponse de commande de sortie d'un mode	2539
C.6	Exemple d'attention	2540
C.6.1	Demande de commande Attention	2540
C.6.2	Demande de commande Attention avec VDO supplémentaire.	2541
D.	Exemple de conception de récepteur BMC	2542
D.1	Schéma des différences finies	2542
D.1.1	Exemple de circuits	2542
D.1.2	Théorie	2543
D.1.3	Récupération des données	2545
D.1.4	Zone de bruit et zone de détection	2546
D.2	Schéma de soustraction.....	2547
D.2.1	Exemple de circuits	2547
D.2.2	Sortie de chaque bloc de circuits.....	2548
D.2.3	Sortie du soustracteur au niveau de la source d'alimentation et du destinataire d'alimentation	2548
D.2.4	Zone de bruit et zone de détection	2549
E.	Exemple de FRS au niveau du système	2550
E.1	Vue d'ensemble	2550
E.2	Configuration initiale de FRS	2556
E.3	Processus de permutation rapide des rôles	2558

Tableaux

Tableau 1.1 Vue d'ensemble des paragraphes	1160
Tableau 1.2 Références du document	1164
Tableau 1.3 Termes et abréviations	1166
Tableau 2.1 "Plages de puissance à tension fixe"	1206
Tableau 2.2 "Plages de puissance à tension PPS"	1207
Tableau 2.3 "Plage de tension d'alimentation à tension réglable"	1207
Tableau 5.1 "Tableau de codage de symboles 4b5b"	1213
Tableau 5.2 "Ensembles ordonnés"	1214
Tableau 5.3 "Validation d'ensembles ordonnés"	1215
Tableau 5.4 "Taille des données"	1216
Tableau 5.5 "Ensemble ordonné SOP"	1219
Tableau 5.6 "Ensemble ordonné SOP'"	1219
Tableau 5.7 "Ensemble ordonné SOP'"	1220
Tableau 5.8 "Ensemble ordonné SOP'_Debug"	1220
Tableau 5.9 "Ensemble ordonné SOP'_Debug"	1221
Tableau 5.10 "Mise en correspondance du CRC-32"	1223
Tableau 5.11 "Ensemble ordonné Hard Reset"	1225
Tableau 5.12 "Ensemble ordonné Cable Reset"	1226
Tableau 5.13 "Valeurs de R _p utilisées pour éviter les collisions"	1228
Tableau 5.14 "Définition de masque BMC Tx, valeurs de X"	1236
Tableau 5.15 "Définition de masque BMC Tx, valeurs de Y"	1237
Tableau 5.16 "Définition de masque BMC Rx"	1242
Tableau 5.17 "Exigences normatives BMC communes"	1245
Tableau 5.18 "Exigences normatives pour l'émetteur BMC"	1245
Tableau 5.19 "Exigences normatives BMC pour le récepteur"	1251
Tableau 6.1 "En-tête de message"	1260
Tableau 6.2 "Interopérabilité des révisions pendant un contrat explicite"	1263
Tableau 6.3 "En-tête de message étendu"	1265
Tableau 6.4 "Utilisation du bit Unchunked Message Supported"	1267
Tableau 6.5 "Types de messages de contrôle"	1275
Tableau 6.6 "Types de messages de données"	1290
Tableau 6.7 "Objet de données d'alimentation"	1293
Tableau 6.8 "Objet de données d'alimentation augmentée"	1293
Tableau 6.9 "PDO d'alimentation électrique fixe – Source"	1297
Tableau 6.10 "Capacité de courant de crête d'une source d'alimentation fixe"	1299
Tableau 6.11 "PDO d'alimentation électrique variable (batterie exceptée) – Source"	1300
Tableau 6.12 "PDO d'alimentation électrique par batterie – Source"	1300
Tableau 6.13 "APDO d'alimentation électrique programmable SPR – Source"	1301
Tableau 6.14 "APDO d'alimentation à tension réglable EPR – Source"	1302
Tableau 6.15 "Capacité de courant de crête d'une source d'alimentation AVS EPR"	1303
Tableau 6.16 "APDO d'alimentation à tension réglable SPR – Source"	1303
Tableau 6.17 "PDO d'alimentation électrique fixe – Destinataire"	1305
Tableau 6.18 "PDO d'alimentation électrique variable (batterie exceptée) – Destinataire"	1307
Tableau 6.19 "PDO d'alimentation électrique par batterie – Destinataire"	1307
Tableau 6.20 "APDO d'alimentation électrique programmable – Destinataire"	1308
Tableau 6.21 "APDO d'alimentation à tension réglable EPR – Destinataire"	1308
Tableau 6.22 "Objet de données de demande fixe et variable"	1310
Tableau 6.23 "Objets de données de demande fixe et variable avec prise en charge de GiveBack"	1310
Tableau 6.24 "Objets de données de demande de batterie"	1311

Tableau 6.25 "Objet de données de demande de batterie avec prise en charge de GiveBack"	1311
Tableau 6.26 "Objet de données de demande PPS"	1312
Tableau 6.27 "Objet de données de demande AVS"	1312
Tableau 6.28 "Objet de données BIST"	1319
Tableau 6.29 "En-tête de VDM non structuré"	1324
Tableau 6.30 "En-tête de VDM structuré"	1325
Tableau 6.31 "Commandes relatives au VDM structuré"	1327
Tableau 6.32 "Valeur SVID"	1327
Tableau 6.33 "Commandes et réponses"	1330
Tableau 6.34 "VDO d'en-tête d'ID"	1334
Tableau 6.35 "Type de produit (UFP)"	1335
Tableau 6.36 "Types de produits (fiche de câble/VPD)"	1336
Tableau 6.37 "Type de produit (DFP)"	1337
Tableau 6.38 "VDO Stat Cert"	1337
Tableau 6.39 "VDO de produit"	1337
Tableau 6.40 "VDO d'UFP"	1339
Tableau 6.41 "VDO de DFP"	1341
Tableau 6.42 "VDO de câble passif"	1343
Tableau 6.43 "VDO de câble actif 1"	1346
Tableau 6.44 "VDO de câble actif 2"	1347
Tableau 6.45 "VDO de VPD"	1352
Tableau 6.46 "VDO de répondeur de découverte de SVID"	1354
Tableau 6.47 "Objet de données de statut de batterie (BSDO)"	1370
Tableau 6.48 "Objet de données d'alerte (ADO)"	1373
Tableau 6.49 "Objet de données de code pays (CCDO)"	1376
Tableau 6.50 "Objet de données Enter_USB (EUODO)"	1378
Tableau 6.51 "Objet de données de mode EPR (EPRMDO)"	1383
Tableau 6.52 "Objet de données Source_Info (SIDO)"	1390
Tableau 6.53 "Objet de données du message Revision (RMDO)"	1392
Tableau 6.54 "Types de messages étendus"	1393
Tableau 6.55 "Bloc de données de capacités étendues de source (SCEDB)"	1395
Tableau 6.56 "Bloc de données de statut SOP (SDB)"	1402
Tableau 6.57 "Bloc de données de statut SOP'/SOP" (SDB)"	1407
Tableau 6.58 "Bloc de données d'obtention de capacités de batterie (GBCDB)"	1409
Tableau 6.59 "Bloc de données d'obtention de statut de batterie (GBSDB)"	1410
Tableau 6.60 "Bloc de données de capacité de batterie (BCDB)"	1411
Tableau 6.61 "Bloc de données d'obtention d'informations de fabricant (GMIDB)"	1413
Tableau 6.62 "Bloc de données d'informations de fabricant (MIDB)"	1415
Tableau 6.63 "Bloc de données de statut PPS (PPSSDB)"	1421
Tableau 6.64 "Bloc de données de codes pays (CCDB)"	1424
Tableau 6.65 "Bloc de données d'informations de pays (CIDB)"	1425
Tableau 6.66 "Bloc de données de capacités étendues de destinataire (SCEDB)"	1428
Tableau 6.67 "Bloc de données de contrôle étendus (ECDB)"	1434
Tableau 6.68 "Type de message de contrôle étendu"	1434
Tableau 6.69 "Valeurs de temporisation"	1464
Tableau 6.70 "Temporisateurs"	1466
Tableau 6.71 "Paramètres des compteurs"	1470
Tableau 6.72 "Compteurs"	1470
Tableau 6.73 "Réponse à un message entrant (hors VDM)"	1472
Tableau 6.74 "Réponse à un VDM entrant"	1472
Tableau 6.75 "Rejet de message"	1477

Tableau 6.76 "États de la couche protocole"	1513
Tableau 6.77 "Abréviations relatives à l'applicabilité des messages"	1515
Tableau 6.78 "Applicabilité des messages de contrôle"	1516
Tableau 6.79 "Applicabilité des messages de données"	1518
Tableau 6.80 "Applicabilité des messages étendus"	1520
Tableau 6.81 "Applicabilité des messages de contrôle étendus"	1523
Tableau 6.82 "Applicabilité des commandes de VDM structuré"	1524
Tableau 6.83 "Applicabilité des signaux de réinitialisation"	1525
Tableau 6.84 "Applicabilité des signaux de permutation rapide des rôles"	1525
Tableau 6.85 "Paramètres de valeur"	1526
Tableau 7.1 "Description de séquence de passage de la source à un autre (A)PDO"	1581
Tableau 7.2 "Description de séquence d'augmentation de la tension"	1585
Tableau 7.3 "Description de séquence d'augmentation de la tension et du courant"	1588
Tableau 7.4 "Description de séquence d'augmentation de la tension et de diminution du courant"	1591
Tableau 7.5 "Description de séquence de diminution de la tension et d'augmentation du courant"	1594
Tableau 7.6 "Description de séquence de diminution de la tension"	1597
Tableau 7.7 "Description de séquence de diminution de la tension et du courant"	1600
Tableau 7.8 "Description de séquence en cas d'absence de variation de courant ou de tension"	1603
Tableau 7.9 "Description de séquence d'augmentation du courant"	1606
Tableau 7.10 "Description de séquence de diminution du courant"	1609
Tableau 7.11 "Description de séquence d'augmentation de la tension d'alimentation électrique programmable" ..	1612
Tableau 7.12 "Description de séquence de diminution de la tension d'alimentation électrique programmable"	1615
Tableau 7.13 "Description de séquence d'augmentation du courant en mode PPS"	1618
Tableau 7.14 "Description de séquence de diminution du courant en mode PPS"	1621
Tableau 7.15 "Description de séquence en cas d'absence de variation de courant ou de tension en mode PPS"	1624
Tableau 7.16 "Description de séquence d'augmentation de la tension de l'alimentation à tension réglable"	1627
Tableau 7.17 "Description de séquence de diminution de la tension de l'alimentation à tension réglable"	1630
Tableau 7.18 "Description de séquence en cas d'absence de variation de courant ou de tension en mode AVS"	1632
Tableau 7.19 "Description de séquence pour une permutation des rôles d'alimentation demandée par le destinataire"	1635
Tableau 7.20 "Description de séquence pour une permutation des rôles d'alimentation demandée par la source" ..	1639
Tableau 7.21 "Description de séquence de diminution de courant GotoMin"	1643
Tableau 7.22 "Description de séquence pour une réinitialisation matérielle déclenchée par la source"	1646
Tableau 7.23 "Description de séquence pour une réinitialisation matérielle déclenchée par le destinataire"	1649
Tableau 7.24 "Description de séquence pour la permutation rapide de rôles"	1652
Tableau 7.25 "Paramètres électriques de la source"	1654
Tableau 7.26 "Paramètres électriques du destinataire"	1664
Tableau 7.27 "Paramètres électriques communs source/destinataire"	1667
Tableau 8.1 "Flux de messages de base"	1681
Tableau 8.2 "Problèmes potentiels dans le flux de messages de base"	1683
Tableau 8.3 "Flux de messages de base avec défaillance CRC"	1685
Tableau 8.4 "Séquences atomiques de messages"	1687
Tableau 8.5 "AMS: Négociation de puissance (SPR)"	1688
Tableau 8.6 "AMS: Négociation de puissance (EPR)"	1689
Tableau 8.7 "AMS: Message non pris en charge"	1691
Tableau 8.8 "AMS: Ping"	1691
Tableau 8.9 "AMS: Réinitialisation logicielle"	1691
Tableau 8.10 "AMS: Réinitialisation des données"	1692
Tableau 8.11 "AMS: Permutation des rôles d'alimentation"	1693
Tableau 8.12 "AMS: Permutation rapide des rôles"	1694
Tableau 8.13 "AMS: Permutation des rôles de transmission de données"	1694

Tableau 8.14 "AMS: Permutation de VCONN"	1696
Tableau 8.15 "AMS: Alerte"	1697
Tableau 8.16 "AMS: Statut"	1697
Tableau 8.17 "AMS: Capacités de source/destinataire (SPR)"	1698
Tableau 8.18 "AMS: Capacités de source/destinataire (EPR)"	1699
Tableau 8.19 "AMS: Capacités étendues"	1700
Tableau 8.20 "AMS: Capacités de la batterie"	1700
Tableau 8.21 "AMS: Informations du fabricant"	1701
Tableau 8.22 "AMS: Codes pays"	1701
Tableau 8.23 "AMS: Informations relatives au pays"	1702
Tableau 8.24 "AMS: Informations relatives à la révision"	1702
Tableau 8.25 "AMS: Informations relatives à la source"	1702
Tableau 8.26 "AMS: Sécurité"	1703
Tableau 8.27 "AMS: Mise à jour du micrologiciel"	1703
Tableau 8.28 "AMS: VDM structuré"	1704
Tableau 8.29 "AMS: Autotest intégré (BIST)"	1705
Tableau 8.30 "AMS: Entrée en mode USB"	1706
Tableau 8.31 "AMS: VDM non structuré"	1706
Tableau 8.32 "AMS: Réinitialisation matérielle"	1707
Tableau 8.33 "Étapes d'une négociation de puissance réussie"	1712
Tableau 8.34 "Étapes d'une négociation de puissance rejetée"	1717
Tableau 8.35 "Étapes d'une réponse en attente à une négociation de puissance"	1721
Tableau 8.36 "Étapes d'une négociation GotoMin"	1725
Tableau 8.37 "Étapes de maintien de PPS SPR"	1729
Tableau 8.38 "Étapes pour le destinataire SPR formule une demande (acceptée)"	1734
Tableau 8.39 "Étapes pour le destinataire SPR formule une demande (rejetée)"	1738
Tableau 8.40 "Étapes pour le destinataire SPR formule une demande (en attente)"	1742
Tableau 8.41 "Étapes d'entrée (aboutie) en mode EPR"	1746
Tableau 8.42 "Étapes d'entrée en mode EPR (échec dû à un câble non-EPR)"	1751
Tableau 8.43 "Entrée en mode EPR (échec de permutation de VCONN)"	1757
Tableau 8.44 "Étapes d'une négociation de puissance EPR réussie"	1763
Tableau 8.45 "Étapes d'une négociation de puissance EPR rejetée"	1768
Tableau 8.46 "Étapes d'une réponse en attente à une négociation de puissance EPR"	1772
Tableau 8.47 "Étapes de maintien de EPR"	1776
Tableau 8.48 "Étapes de sortie du mode EPR (déclenchée par le destinataire)"	1780
Tableau 8.49 "Étapes de sortie du mode EPR (déclenchée par la source)"	1784
Tableau 8.50 "Étapes pour le destinataire EPR formule une demande (acceptée)"	1788
Tableau 8.51 "Étapes pour le destinataire EPR formule une demande (rejetée)"	1793
Tableau 8.52 "Étapes pour le destinataire EPR formule une demande (en attente)"	1797
Tableau 8.53 "Étapes pour un message non pris en charge"	1801
Tableau 8.54 "Étapes pour un Ping"	1804
Tableau 8.55 "Étapes d'une réinitialisation logicielle"	1807
Tableau 8.56 "Étapes d'une réinitialisation des données déclenchée par le DFP, dans laquelle ce dernier est la source VCONN"	1811
Tableau 8.57 "Étapes de la réception d'une réinitialisation des données par le DFP, dans laquelle ce dernier est la source VCONN"	1817
Tableau 8.58 "Étapes d'une réinitialisation des données déclenchée par le DFP, dans laquelle l'UFP est la source VCONN"	1823
Tableau 8.59 "Étapes de la réception d'une réinitialisation des données par le DFP, dans laquelle l'UFP est la source VCONN"	1830
Tableau 8.60 "Étapes de la réinitialisation matérielle déclenchée par la source"	1836

Tableau 8.61 "Étapes de la réinitialisation matérielle déclenchée par le destinataire"	1840
Tableau 8.62 "Étapes de la réinitialisation matérielle déclenchée par la source – Réinitialisation longue du destinataire"	1845
Tableau 8.63 "Étapes d'une séquence réussie de permutation des rôles d'alimentation déclenchée par la source"	1852
Tableau 8.64 "Étapes d'une séquence rejetée de permutation des rôles d'alimentation déclenchée par la source"	1857
Tableau 8.65 "Étapes d'une séquence de permutation des rôles d'alimentation en attente déclenchée par la source"	1861
Tableau 8.66 "Étapes d'une séquence réussie de permutation des rôles d'alimentation déclenchée par le destinataire"	1867
Tableau 8.67 "Étapes d'une séquence rejetée de permutation des rôles d'alimentation déclenchée par le destinataire"	1872
Tableau 8.68 "Étapes d'une séquence de permutation des rôles d'alimentation en attente déclenchée par le destinataire"	1876
Tableau 8.69 "Étapes d'une séquence réussie de permutation rapide des rôles"	1882
Tableau 8.70 "Étapes de la permutation des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que destinataire"	1888
Tableau 8.71 "Étapes de la permutation rejetée des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que destinataire"	1892
Tableau 8.72 "Étapes de la permutation des rôles de transmission de données en attente, déclenchée par un UFP qui fonctionne en tant que destinataire"	1895
Tableau 8.73 "Étapes de la permutation des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que source"	1899
Tableau 8.74 "Étapes de la permutation rejetée des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que source"	1903
Tableau 8.75 "Étapes de la permutation des rôles de transmission de données en attente, déclenchée par un UFP qui fonctionne en tant que source"	1907
Tableau 8.76 "Étapes de la permutation des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que source"	1911
Tableau 8.77 "Étapes de la permutation rejetée des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que source"	1915
Tableau 8.78 "Étapes de la permutation des rôles de transmission de données en attente, déclenchée par un DFP qui fonctionne en tant que source"	1919
Tableau 8.79 "Étapes de la permutation des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que destinataire"	1923
Tableau 8.80 "Étapes de la permutation rejetée des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que destinataire"	1927
Tableau 8.81 "Étapes de la permutation des rôles de transmission de données en attente, déclenchée par un DFP qui fonctionne en tant que destinataire"	1931
Tableau 8.82 "Étapes de la permutation de la source VCONN de source à destinataire"	1936
Tableau 8.83 "Étapes de la permutation rejetée de la source VCONN"	1941
Tableau 8.84 "Étapes de la permutation de la source VCONN en attente"	1945
Tableau 8.85 "Étapes de la permutation de la source VCONN, déclenchée par une source non VCONN"	1950
Tableau 8.86 "Étapes de la permutation rejetée de la source VCONN, déclenchée par une source non VCONN"	1955
Tableau 8.87 "Étapes de la permutation de la source VCONN en attente, déclenchée par une source non VCONN"	1959
Tableau 8.88 "Étapes de l'alerte de la source au destinataire"	1963
Tableau 8.89 "Étapes de l'alerte du destinataire à la source"	1965
Tableau 8.90 "Étapes d'une séquence dans laquelle le destinataire obtient le statut de la source"	1968
Tableau 8.91 "Étapes d'une séquence dans laquelle la source obtient le statut du destinataire"	1972
Tableau 8.92 "Étapes d'une séquence dans laquelle la source VCONN obtient le statut de la fiche de câble"	1976
Tableau 8.93 "Étapes d'une séquence dans laquelle le destinataire obtient le statut PPS de la source"	1980
Tableau 8.94 "Étapes d'une séquence dans laquelle le destinataire obtient les capacités de la source"	1984

Tableau 8.95 "Étapes d'une séquence dans laquelle la source double fonction obtient les capacités du destinataire double fonction en tant que source"	1988
Tableau 8.96 "Étapes d'une séquence dans laquelle la source obtient les capacités du destinataire"	1992
Tableau 8.97 "Étapes d'une séquence dans laquelle le destinataire double fonction obtient les capacités de la source double fonction en tant que destinataire"	1996
Tableau 8.98 "Étapes d'une séquence dans laquelle le destinataire obtient les capacités de la source EPR"	2000
Tableau 8.99 "Étapes d'une séquence dans laquelle la source double fonction obtient les capacités du destinataire double fonction en tant que source EPR"	2004
Tableau 8.100 "Étapes d'une séquence dans laquelle la source obtient les capacités EPR du destinataire"	2008
Tableau 8.101 "Étapes d'une séquence dans laquelle le destinataire double fonction obtient les capacités de la source double fonction en tant que destinataire EPR"	2012
Tableau 8.102 "Étapes d'une séquence dans laquelle le destinataire obtient les capacités étendues de la source" ..	2016
Tableau 8.103 "Étapes d'une séquence dans laquelle la source double fonction obtient les capacités étendues du destinataire double fonction"	2020
Tableau 8.104 "Étapes d'une séquence dans laquelle la source obtient les capacités étendues du destinataire"	2024
Tableau 8.105 "Étapes d'une séquence dans laquelle le destinataire double fonction obtient les capacités étendues de la source double fonction"	2028
Tableau 8.106 "Étapes d'une séquence dans laquelle le destinataire obtient les capacités de la batterie de la source"	2032
Tableau 8.107 "Étapes d'une séquence dans laquelle la source obtient les capacités de la batterie du destinataire"	2036
Tableau 8.108 "Étapes d'une séquence dans laquelle le destinataire obtient le statut de la batterie de la source" ..	2040
Tableau 8.109 "Étapes d'une séquence dans laquelle la source obtient le statut de la batterie du destinataire"	2044
Tableau 8.110 "Étapes d'une séquence dans laquelle la source obtient les informations du fabricant du port du destinataire"	2048
Tableau 8.111 "Étapes d'une séquence dans laquelle la source obtient les informations du fabricant du port du destinataire"	2052
Tableau 8.112 "Étapes d'une séquence dans laquelle la source obtient les informations du fabricant de la batterie du destinataire"	2056
Tableau 8.113 "Étapes d'une séquence dans laquelle la source obtient les informations du fabricant de la batterie du destinataire"	2060
Tableau 8.114 "Étapes d'une séquence dans laquelle la source VCONN obtient les informations du fabricant du port du destinataire"	2064
Tableau 8.115 "Étapes d'une séquence où la source obtient les codes pays"	2068
Tableau 8.116 "Étapes d'une séquence dans laquelle la source obtient les codes pays du destinataire"	2072
Tableau 8.117 "Étapes d'une séquence dans laquelle la source VCONN obtient les codes pays du destinataire"	2076
Tableau 8.118 "Étapes d'une séquence dans laquelle la source obtient les informations relatives au pays"	2080
Tableau 8.119 "Étapes d'une séquence dans laquelle la source obtient les informations relatives au pays du destinataire"	2084
Tableau 8.120 "Étapes d'une séquence dans laquelle la source VCONN obtient les informations relatives au pays du destinataire"	2088
Tableau 8.121 "Étapes d'une séquence dans laquelle la source obtient les informations relatives à la révision"	2092
Tableau 8.122 "Étapes d'une séquence dans laquelle la source obtient les informations relatives à la révision du destinataire"	2096
Tableau 8.123 "Étapes d'une séquence dans laquelle la source VCONN obtient les informations relatives à la révision du destinataire"	2100
Tableau 8.124 "Étapes d'une séquence dans laquelle le destinataire obtient les informations de la source"	2104
Tableau 8.125 "Étapes d'une séquence dans laquelle la source double fonction obtient les informations du destinataire double fonction en tant que source"	2108
Tableau 8.126 "Étapes d'une séquence dans laquelle une source demande un échange de sécurité avec un destinataire"	2112

Tableau 8.127 "Étapes d'une séquence dans laquelle un destinataire demande un échange de sécurité avec une source"	2116
Tableau 8.128 "Étapes d'une séquence dans laquelle une source VCONN demande un échange de sécurité avec une fiche de câble"	2120
Tableau 8.129 "Étapes d'une séquence dans laquelle une source demande un échange de mise à jour du micrologiciel avec un destinataire"	2124
Tableau 8.130 "Étapes d'une séquence dans laquelle un destinataire demande un échange de mise à jour du micrologiciel avec une source"	2128
Tableau 8.131 "Étapes d'une séquence dans laquelle une source VCONN demande un échange de mise à jour du micrologiciel avec une fiche de câble"	2132
Tableau 8.132 "Étapes de la découverte d'identité initiateur vers UFP (ACK)"	2136
Tableau 8.133 "Étapes de la découverte d'identité initiateur vers UFP (NAK)"	2140
Tableau 8.134 "Étapes de la découverte d'identité initiateur vers UFP (BUSY)"	2144
Tableau 8.135 "Étapes de la découverte de SVID DFP vers UFP (ACK)"	2148
Tableau 8.136 "Étapes de la découverte de SVID DFP vers UFP (NAK)"	2152
Tableau 8.137 "Étapes de la découverte de SVID DFP vers UFP (BUSY)"	2156
Tableau 8.138 "Étapes de la découverte de modes DFP vers UFP (ACK)"	2160
Tableau 8.139 "Étapes de la découverte de modes DFP vers UFP (NAK)"	2164
Tableau 8.140 "Étapes de la découverte de modes DFP vers UFP (BUSY)"	2168
Tableau 8.141 "Étapes du mode d'entrée DFP vers UFP"	2172
Tableau 8.142 "Étapes du mode de sortie DFP vers UFP"	2176
Tableau 8.143 "Étapes du mode d'entrée DFP vers fiche de câble"	2180
Tableau 8.144 "Étapes du mode de sortie DFP vers fiche de câble"	2184
Tableau 8.145 "Étapes de la demande d'attention d'initiateur à répondeur"	2187
Tableau 8.146 "Étapes de l'essai du mode porteur BIST"	2190
Tableau 8.147 "Étapes de l'essai de données d'essai BIST"	2194
Tableau 8.148 "Étapes du mode d'essai BIST de capacité partagée"	2199
Tableau 8.149 "Étapes pour l'entrée en mode USB4® (accepté) de l'UFP"	2203
Tableau 8.150 "Étapes pour l'entrée en mode USB4® (rejeté) de l'UFP"	2207
Tableau 8.151 "Étapes pour l'entrée en mode USB4® (en attente) de l'UFP"	2211
Tableau 8.152 "Étapes pour l'entrée en mode USB4® (accepté) de la fiche de câble"	2215
Tableau 8.153 "Étapes pour l'entrée en mode USB4® (rejeté) de la fiche de câble"	2219
Tableau 8.154 "Étapes pour l'entrée en mode USB4® (en attente) de la fiche de câble"	2223
Tableau 8.155 "Étapes d'une séquence de messages VDM non structurés"	2227
Tableau 8.156 "Étapes d'une séquence de messages VDEM"	2231
Tableau 8.157 États du moteur de politique	2443
Tableau 9.1 "Codes de type d'alimentation USB"	2462
Tableau 9.2 Descripteur de capacité USB Power Delivery	2462
Tableau 9.3 "Descripteur de capacité Battery Info"	2464
Tableau 9.4 "Descripteur de capacité PD Consumer Port"	2466
Tableau 9.5 "Descripteur de capacité PD Provider Port"	2467
Tableau 9.6 "Demandes d'alimentation USB"	2468
Tableau 9.7 "Codes de demande d'alimentation USB"	2468
Tableau 9.8 "Sélecteur de caractéristique PD"	2468
Tableau 9.9 "Demande Get Battery Status"	2469
Tableau 9.10 "Structure du statut de la batterie"	2469
Tableau 9.11 "Set PD Feature"	2471
Tableau 9.12 "Masque de réveil de la batterie"	2472
Tableau 9.13 "Codage de la politique de charge"	2473
Tableau 10.1 "Considérations pour les sources"	2475
Tableau 10.2 "Tensions normatives et courants minimaux SPR"	2476

Tableau 10.3 "Capacités de la source SPR lorsque le Port Present PDP est inférieur au Port Maximum PDP"	2477
Tableau 10.4 "Port Present PDP de la source SPR inférieur au Port Maximum PDP"	2478
Tableau 10.5 "PDO d'alimentation fixe – Source 5 V"	2481
Tableau 10.6 "PDO d'alimentation fixe – Source 9 V"	2481
Tableau 10.7 "PDO d'alimentation fixe – Source 15 V"	2482
Tableau 10.8 "PDO d'alimentation fixe – Source 20 V"	2482
Tableau 10.9 "Plages de tensions d'alimentation à tension réglable (AVS) SPR"	2485
Tableau 10.10 "PDO et APDO d'alimentation électrique programmable SPR en fonction du Port Maximum PDP" ..	2488
Tableau 10.11 "Plages de tensions d'alimentation électrique programmable SPR"	2488
Tableau 10.12 "Capacités de source EPR fondées sur le Port Maximum PDP et utilisant un câble apte à l'EPR"	2492
Tableau 10.13 "Capacités de la source EPR lorsque le Port Present PDP est inférieur au Port Maximum PDP et que le câble utilisé est apte à l'EPR"	2493
Tableau 10.14 "Exemples de source EPR lorsque le Port Present PDP est inférieur au Port Maximum PDP"	2494
Tableau 10.15 "Plages de tensions d'alimentation à tension réglable (AVS) EPR"	2496
Tableau A-1 "Tableau de présentation du calcul complet sur un message"	2502
Tableau B-1 Alimentation externe fournie en aval.....	2504
Tableau B.2 Alimentation externe fournie en amont.....	2508
Tableau B.3 Rendu de puissance.....	2515
Tableau C-1 "Exemple de demande de commande de découverte d'identité d'un initiateur"	2526
Tableau C.2 "Exemple de réponse de commande de découverte d'identité d'un répondeur qui est un câble actif" ..	2527
Tableau C-3 "Exemple de réponse de commande de découverte d'identité d'un répondeur qui est un hub"	2529
Tableau C-4 "Exemple de demande de commande de découverte de SVID d'un initiateur"	2531
Tableau C-5 "Exemple de réponse de commande de découverte de SVID d'un répondeur"	2532
Tableau C-6 "Exemple de demande de commande de découverte de modes de l'initiateur"	2533
Tableau C-7 "Exemple de réponse de commande de découverte de modes d'un répondeur"	2534
Tableau C-8 "Exemple de demande de commande d'entrée dans un mode d'un initiateur"	2535
Tableau C-9 "Exemple de réponse de commande d'entrée dans un mode d'un répondeur"	2536
Tableau C-10 "Exemple de demande de commande d'entrée dans un mode d'un initiateur"	2537
Tableau C-11 "Exemple de demande de commande de sortie d'un mode d'un initiateur"	2538
Tableau C-12 "Exemple de réponse de commande de sortie d'un mode d'un répondeur"	2539
Tableau C-13 "Exemple de demande de commande Attention d'un initiateur"	2540
Tableau C-14 "Exemple de demande de commande Attention d'un initiateur avec un VDO supplémentaire"	2541
Tableau E-1 "Tableau de séquence de configuration d'une permutation rapide des rôles (hub connecté à un adaptateur de puissance en premier lieu)"	2556
Tableau E-2 "Tableau de séquence de configuration d'une permutation rapide des rôles (hub connecté à l'ordinateur portable avant l'adaptateur de puissance)"	2557
Tableau E-3 Tableau de séquence de déchargement lent de V Vbus (déchargement après l'envoi du message FR_Swap)	2560
Tableau E-4 "Déchargement rapide de Vbus après déconnexion de l'adaptateur"	2564

Figures

Figure 2-1 "Structure logique des dispositifs aptes à l'alimentation électrique par port USB"	1181
Figure 2-2 "Exemple de communication SOP' entre source VCONN et fiche(s) de câble"	1184
Figure 2-3 "Pile de communications de l'alimentation électrique par port USB"	1194
Figure 2-4 "Communication de l'alimentation électrique par port USB sur USB"	1195
Figure 2-5 "Vue d'une architecture à haut niveau"	1197
Figure 2-6 "Exemple de flux de fonctionnement normal en mode EPR"	1204
Figure 5-1 "Interprétation d'ensembles ordonnés"	1214
Figure 5-2 "Ordre de transmission pour différentes tailles de données"	1217
Figure 5-3 "Format de paquet pour l'alimentation électrique par port USB"	1218
Figure 5-4 "Génération de code CRC 32"	1222
Figure 5-5 "Format en ligne de Hard Reset"	1226
Figure 5-6 "Format en ligne de Cable Reset"	1227
Figure 5-7 "Exemple de BMC"	1229
Figure 5-8 " Schéma fonctionnel d'émetteur BMC"	1230
Figure 5-9 "Schéma fonctionnel de récepteur BMC"	1230
Figure 5-10 "Début de préambule codé en BMC"	1231
Figure 5-11 "Émission ou réception d'une trame codée BMC et terminée par un 0 avec une dernière transition du niveau haut vers le niveau bas"	1232
Figure 5-12 "Émission ou réception d'une trame codée BMC et terminée par un 1 avec une dernière transition du niveau haut vers le niveau bas"	1232
Figure 5-13 "Émission ou réception d'une trame codée BMC et terminée par un 0 avec une dernière transition du niveau bas vers le niveau haut"	1233
Figure 5-14 "Émission ou réception d'une trame codée BMC et terminée par un 1 avec une dernière transition du niveau bas vers le niveau haut"	1234
Figure 5-15 "Masque BMC Tx '1'"	1235
Figure 5-16 "Masque BMC Tx '0'"	1236
Figure 5-17 "Masque BMC Rx '1' lorsque l'alimentation électrique est fournie"	1239
Figure 5-18 "Masque BMC Rx '0' lorsque l'alimentation électrique est fournie"	1239
Figure 5-19 "Masque BMC Rx '1' lorsque l'alimentation électrique est au point neutre"	1240
Figure 5-20 "Masque BMC Rx '0' lorsque l'alimentation électrique est au point neutre"	1240
Figure 5-21 "Masque BMC Rx '1' lorsque l'alimentation électrique est utilisée"	1241
Figure 5-22 "Masque BMC Rx '0' lorsque l'alimentation électrique est utilisée"	1241
Figure 5-23 "Modèle de charge d'émetteur pour BMC Tx à partir d'une source"	1243
Figure 5-24 "Modèle de charge d'émetteur pour BMC Tx à partir d'un destinataire"	1243
Figure 5-25 Schéma de l'émetteur représentant zDriver	1247
Figure 5-26 "Chronogramme des écarts intertrames"	1248
Figure 5-27 "Exemple de configuration multipoint avec deux DRP"	1252
Figure 5-28 "Exemple de configuration multipoint qui représente un DFP et un UFP"	1253
Figure 5-29 "Trame de données d'essai"	1255
Figure 6-1 "Format de paquet d'alimentation électrique par port USB, avec charge utile de message de contrôle"	1258
Figure 6-2 "Format de paquet d'alimentation électrique par port USB, avec charge utile de message de données"	1258
Figure 6-3 "Format de paquet d'alimentation électrique par port USB, avec en-tête et charge utile de message étendu"	1259
Figure 6-4 "Exemple de séquence Security_Request non fragmentée (bit Chunked = 0)"	1268
Figure 6-5 "Exemple de transmission d'octets pour le message Security_Request de taille de données égale à 7 (le bit Chunked est à 0)"	1268
Figure 6-6 "Exemple de transmission d'octets pour le message Security_Response de taille de données égale à 7 (le bit Chunked est à 0)"	1269
Figure 6-7 "Exemple de séquence Security_Request fragmentée (bit Chunked = 1)"	1270

Figure 6-8 "Exemple de message Security_Request de taille de données égale à 7 (le bit Chunked est à 1)"	1271
Figure 6-9 "Exemple de fragment 0 de message Security_Request de taille de données égale à 30 (le bit Chunked est à 1)"	1272
Figure 6-10 "Exemple de transmission d'octets pour une demande de fragment de message Security_Response (le bit Chunked est à 1)"	1273
Figure 6-11 "Exemple de fragment 1 de message Security_Request de taille de données égale à 30 (le bit Chunked est à 1)"	1274
Figure 6-12 "Exemple de message de capacités avec 2 objets de données d'alimentation"	1291
Figure 6-13 "Message BIST"	1318
Figure 6-14 "Message Vendor Defined"	1322
Figure 6-15 "Réponse de commande Discover Identity"	1332
Figure 6-16 "Réponse de commande Discover Identity pour un DRD"	1332
Figure 6-17 "Exemple de réponse de découverte de SVID avec 3 SVID"	1355
Figure 6-18 "Exemple de réponse de découverte de SVID avec 4 SVID"	1355
Figure 6-19 "Exemple de réponse de découverte de SVID avec 12 SVID, suivi par une réponse vide"	1355
Figure 6-20 "Exemple de réponse de découverte de modes pour un SVID à 3 modes"	1356
Figure 6-21 "Séquence d'entrée dans un mode réussie"	1358
Figure 6-22 "Séquence d'entrée dans un mode échouée en raison d'un message NAK"	1359
Figure 6-23 "Séquence de sortie de mode"	1362
Figure 6-24 "Séquence de demande/réponse de commande Attention"	1363
Figure 6-25 "Séquence de demande/réponse de commande"	1364
Figure 6-26 "Processus d'entrée dans un mode/de sortie de mode"	1367
Figure 6-27 "Message Battery_Status"	1369
Figure 6-28 "Message d'alerte"	1372
Figure 6-29 "Message Get_Country_Info"	1376
Figure 6-30 "Message Enter_USB"	1377
Figure 6-31 "Message EPR_Request"	1381
Figure 6-32 "Message DO de mode EPR"	1382
Figure 6-33 "Représentation du processus d'entrée en mode EPR"	1385
Figure 6-34 "Message Source_Info"	1390
Figure 6-35 "Objet de données du message Revision"	1392
Figure 6-36 "Message Source_Capabilities_Extended"	1395
Figure 6-37 "Message de statut SOP"	1401
Figure 6-38 "Message de statut SOP'/SOP'"	1407
Figure 6-39 "Message Get_Battery_Cap"	1409
Figure 6-40 "Message Get_Battery_Status"	1410
Figure 6-41 "Message Battery_Capabilities"	1411
Figure 6-42 "Message Get_Manufacturer_Info"	1413
Figure 6-43 "Message Manufacturer_Info"	1415
Figure 6-44 "Message Security_Request"	1417
Figure 6-45 "Message Security_Response"	1418
Figure 6-46 "Message Firmware_Update_Request"	1419
Figure 6-47 "Message Firmware_Update_Response"	1420
Figure 6-48 "Message PPS_Status"	1421
Figure 6-49 "Message Country_Codes"	1424
Figure 6-50 "Message Country_Info"	1425
Figure 6-51 "Message Sink_Capabilities_Extended"	1427
Figure 6-52 "Message Extended_Control"	1434
Figure 6-53 "Mise en correspondance des capacités SPR et des capacités EPR"	1436
Figure 6-54 "Message Vendor_Defined_Extended"	1438
Figure 6-55 "Présentation des états"	1478

Figure 6-56 "Références aux états" 1479

Figure 6-57 "Architecture de fragmentation représentant le message et le flux de contrôle" 1481

Figure 6-58 "Diagramme d'états de Rx fragmenté" 1483

Figure 6-59 "Diagramme d'états de Tx fragmenté" 1488

Figure 6-60 "Diagramme d'états du routeur de messages fragmentés" 1493

Figure 6-61 "Diagramme d'états commun de transmission d'un message de la couche protocole" 1495

Figure 6-62 "Diagramme d'états de transmission d'un message de la couche protocole Source" 1500

Figure 6-63 "Diagramme d'états de transmission d'un message de la couche protocole destinataire" 1502

Figure 6-64 "Réception d'un message de la couche protocole" 1504

Figure 6-65 "Réinitialisation matérielle/de câble" 1508

Figure 7-1 "Placement de la capacité réservoir de la source" 1528

Figure 7-2 "Enveloppe des transitions de tension positives" 1530

Figure 7-3 "Enveloppe des transitions de tension négatives" 1531

Figure 7-4 "Transitions de tension positives de la PPS" 1534

Figure 7-5 "Transitions de tension négatives de la PPS" 1535

Figure 7-6 "Ondulation prévue de la PPS relative à un octet de poids faible" 1536

Figure 7-7 "Erreurs DNL admises et tolérance sur la tension et le courant en mode PPS" 1537

Figure 7-8 "Tension et limite de courant programmables PPS SPR" 1539

Figure 7-9 "Constant Power PPS SPR" 1541

Figure 7-10 "Transitions de tension positives de la AVS" 1544

Figure 7-11 "Transitions de tension négatives de la AVS" 1545

Figure 7-12 "Ondulation prévue de la AVS relative à un octet de poids faible" 1546

Figure 7-13 "Réponse à une réinitialisation matérielle de V_{BUS} et V_{CONN} Source" 1548

Figure 7-14 "Application des limites v_{SrcNew} et $v_{SrcValid}$ après $t_{SrcReady}$ " 1551

Figure 7-15 "Surcharge du courant de crête de la source" 1554

Figure 7-16 "Mesure du temps de maintien" 1557

Figure 7-17 "Puissance V_{BUS} au cours d'une permutation rapide des rôles" 1559

Figure 7-18 "Détection et temporisation de V_{BUS} lors d'une permutation rapide des rôles, avec V_{BUS} initiale (à la nouvelle source) $> v_{Safe5V}$ (min)" 1561

Figure 7-19 "Détection et temporisation de V_{BUS} lors d'une permutation rapide des rôles, avec V_{BUS} initiale (à la nouvelle source) $< v_{Safe5V}$ (min)" 1561

Figure 7-20 "Cycle d'alimentation V_{CONN} UFP dans une réinitialisation des données" 1564

Figure 7-21 "Cycle d'alimentation V_{CONN} DFP dans une réinitialisation des données" 1566

Figure 7-22 "Placement de la capacité réservoir du destinataire" 1568

Figure 7-23 "Passage générique de la source à un autre (A)PDO" 1579

Figure 7-24 "Diagramme de transition pour l'augmentation de la tension" 1583

Figure 7-25 "Diagramme de transition pour l'augmentation de la tension et du courant" 1586

Figure 7-26 "Diagramme de transition pour l'augmentation de la tension et la diminution du courant" 1589

Figure 7-27 "Diagramme de transition pour la diminution de la tension et l'augmentation du courant" 1592

Figure 7-28 "Diagramme de transition pour la diminution de la tension" 1595

Figure 7-29 "Diagramme de transition pour la diminution de la tension et du courant" 1598

Figure 7-30 "Diagramme de transition en cas d'absence de variation de courant ou de tension" 1601

Figure 7-31 "Diagramme de transition pour l'augmentation du courant" 1604

Figure 7-32 "Diagramme de transition pour la diminution du courant" 1607

Figure 7-33 "Diagramme de transition pour l'augmentation de la tension d'alimentation électrique programmable" 1610

Figure 7-34 "Diagramme de transition pour la diminution de la tension d'alimentation électrique programmable" 1613

Figure 7-35 "Diagramme de transition pour l'augmentation du courant en mode PPS" 1616

Figure 7-36 "Diagramme de transition pour la diminution du courant en mode PPS" 1619

Figure 7-37 "Diagramme de transition en cas d'absence de variation de courant ou de tension en mode PPS" 1622

Figure 7-38 "Diagramme de transition pour l'augmentation de la tension de l'alimentation à tension réglable"	1625
Figure 7-39 "Diagramme de transition pour la diminution de la tension de l'alimentation à tension réglable"	1628
Figure 7-40 "Diagramme de transition en cas d'absence de variation de courant ou de tension en mode AVS"	1631
Figure 7-41 "Diagramme de transition pour une permutation des rôles d'alimentation demandée par le destinataire"	1633
Figure 7-42 "Diagramme de transition pour une permutation des rôles d'alimentation demandée par la source" ..	1637
Figure 7-43 "Diagramme de transition pour la diminution de courant GotoMin"	1641
Figure 7-44 "Diagramme de transition pour une réinitialisation matérielle déclenchée par la source"	1644
Figure 7-45 "Diagramme de transition pour une réinitialisation matérielle déclenchée par le destinataire"	1647
Figure 7-46 "Diagramme de transition pour la permutation rapide des rôles"	1650
Figure 8-1 "Exemple d'écrans en guirlande"	1676
Figure 8-2 "Échange de messages de base (réussi)"	1680
Figure 8-3 "Flux de messages de base indiquant de possibles erreurs"	1682
Figure 8-4 "Flux de messages de base avec CRC erroné suivi d'une relance"	1684
Figure 8-5 "Négociation réussie de puissance SPR fixe, variable ou par batterie"	1709
Figure 8-6 "Négociation rejetée de puissance SPR fixe, variable ou par batterie"	1715
Figure 8-7 "Réponse en attente à la négociation de puissance SPR fixe, variable ou par batterie"	1719
Figure 8-8 "Opération GotoMin réussie"	1723
Figure 8-9 "Maintien de PPS SPR"	1727
Figure 8-10 "Le destinataire SPR formule une demande (acceptée)"	1732
Figure 8-11 "Le destinataire SPR formule une demande (rejetée)"	1736
Figure 8-12 "Le destinataire SPR formule une demande (en attente)"	1740
Figure 8-13 "Entrée (aboutie) en mode EPR"	1744
Figure 8-14 "Entrée en mode EPR (échec dû à un câble non-EPR)"	1749
Figure 8-15 "Entrée en mode EPR (échec de permutation de VCONN)"	1755
Figure 8-16 "Négociation réussie de puissance EPR fixe"	1761
Figure 8-17 "Négociation rejetée de puissance EPR fixe"	1766
Figure 8-18 "Réponse en attente à la négociation de puissance EPR fixe"	1770
Figure 8-19 "Maintien de EPR"	1774
Figure 8-20 "Sortie du mode EPR (déclenchée par le destinataire)"	1778
Figure 8-21 "Sortie du mode EPR (déclenchée par la source)"	1782
Figure 8-22 "Le destinataire EPR formule une demande (acceptée)"	1786
Figure 8-23 "Le destinataire EPR formule une demande (rejetée)"	1791
Figure 8-24 "Le destinataire EPR formule une demande (en attente)"	1795
Figure 8-25 "Message non pris en charge"	1799
Figure 8-26 "Ping"	1803
Figure 8-27 "Réinitialisation logicielle"	1805
Figure 8-28 "Réinitialisation des données déclenchée par le DFP, dans laquelle ce dernier est la source VCONN"	1810
Figure 8-29 "Réception d'une réinitialisation des données par le DFP, dans laquelle ce dernier est la source VCONN"	1815
Figure 8-30 "Réinitialisation des données déclenchée par le DFP, dans laquelle l'UFP est la source Vconn"	1821
Figure 8-31 "Réception d'une réinitialisation des données par le DFP, dans laquelle l'UFP est la source VCONN"	1827
Figure 8-32 "Réinitialisation matérielle déclenchée par la source"	1834
Figure 8-33 "Réinitialisation matérielle déclenchée par le destinataire"	1838
Figure 8-34 "Réinitialisation déclenchée par la source – Réinitialisation longue du destinataire"	1843
Figure 8-35 "Séquence réussie de permutation des rôles d'alimentation déclenchée par la source"	1849
Figure 8-36 "Séquence rejetée de permutation des rôles d'alimentation déclenchée par la source"	1855
Figure 8-37 "Séquence de permutation des rôles d'alimentation en attente déclenchée par la source"	1859
Figure 8-38 "Séquence réussie de permutation des rôles d'alimentation déclenchée par le destinataire"	1864
Figure 8-39 "Séquence rejetée de permutation des rôles d'alimentation déclenchée par le destinataire"	1870
Figure 8-40 "Séquence de permutation des rôles d'alimentation en attente déclenchée par le destinataire"	1874

Figure 8-41 "Séquence réussie de permutation rapide des rôles"1879

Figure 8-42 "Permutation des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que destinataire"1886

Figure 8-43 "Permutation rejetée des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que destinataire"1890

Figure 8-44 "Permutation des rôles de transmission de données en attente, déclenchée par un UFP qui fonctionne en tant que destinataire"1894

Figure 8-45 "Permutation des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que source"1897

Figure 8-46 "Permutation rejetée des rôles de transmission de données, déclenchée par un UFP qui fonctionne en tant que source"1901

Figure 8-47 "Permutation des rôles de transmission de données en attente, déclenchée par un UFP qui fonctionne en tant que source"1905

Figure 8-48 "Permutation des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que source"1909

Figure 8-49 "Permutation rejetée des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que source"1913

Figure 8-50 "Permutation des rôles de transmission de données en attente, déclenchée par un DFP qui fonctionne en tant que source"1917

Figure 8-51 "Permutation des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que destinataire"1921

Figure 8-52 "Permutation rejetée des rôles de transmission de données, déclenchée par un DFP qui fonctionne en tant que destinataire"1925

Figure 8-53 "Permutation des rôles de transmission de données en attente, déclenchée par un DFP qui fonctionne en tant que destinataire"1929

Figure 8-54 "Permutation réussie de la source VCONN, déclenchée par la source VCONN"1934

Figure 8-55 "Permutation rejetée de la source VCONN, déclenchée par la source VCONN"1939

Figure 8-56 "Permutation de la source VCONN en attente, déclenchée par la source VCONN"1943

Figure 8-57 "Permutation de la source VCONN, déclenchée par une source non VCONN"1947

Figure 8-58 "Permutation rejetée de la source VCONN, déclenchée par une source non VCONN"1953

Figure 8-59 "Permutation de la source VCONN en attente, déclenchée par une source non VCONN"1957

Figure 8-60 "Alerte de la source au destinataire"1961

Figure 8-61 "Alerte du destinataire à la source"1964

Figure 8-62 "Destinataire obtenant le statut de la source"1966

Figure 8-63 "Source obtenant le statut du destinataire"1970

Figure 8-64 "Source VCONN obtenant le statut de la fiche de câble"1974

Figure 8-65 "Destinataire obtenant le statut PPS de la source"1978

Figure 8-66 "Destinataire obtenant les capacités de la source"1982

Figure 8-67 "Source double fonction obtenant les capacités du destinataire double fonction en tant que source" ..1986

Figure 8-68 "Source obtenant les capacités du destinataire"1990

Figure 8-69 "Destinataire double fonction obtenant les capacités de la source double fonction en tant que destinataire"1994

Figure 8-70 "Destinataire obtenant les capacités de la source EPR"1998

Figure 8-71 "Source double fonction obtenant les capacités du destinataire double fonction en tant que source EPR"2002

Figure 8-72 "Source obtenant les capacités EPR du destinataire"2006

Figure 8-73 "Destinataire double fonction obtenant les capacités de la source double fonction en tant que destinataire EPR"2010

Figure 8-74 "Destinataire obtenant les capacités étendues de la source"2014

Figure 8-75 "Source double fonction obtenant les capacités étendues du destinataire double fonction"2018

Figure 8-76 "Source obtenant les capacités étendues du destinataire"2022

Figure 8-77 "Destinataire double fonction obtenant les capacités étendues de la source double fonction"	2026
Figure 8-78 "Destinataire obtenant les capacités de la batterie de la source"	2030
Figure 8-79 "Source obtenant les capacités de la batterie du destinataire"	2034
Figure 8-80 "Destinataire obtenant le statut de la batterie de la source"	2038
Figure 8-81 "Source obtenant le statut de la batterie du destinataire"	2042
Figure 8-82 "Source obtenant les informations du fabricant du port du destinataire"	2046
Figure 8-83 "Destinataire obtenant les informations du fabricant du port de la source"	2050
Figure 8-84 "Source obtenant les informations du fabricant de la batterie du destinataire"	2054
Figure 8-85 "Destinataire obtenant les informations du fabricant de la batterie de la source"	2058
Figure 8-86 "Source VCONN obtenant les informations du fabricant d'une fiche de câble"	2062
Figure 8-87 "Source obtenant les codes pays du destinataire"	2066
Figure 8-88 "Destinataire obtenant les codes pays de la source"	2070
Figure 8-89 "Source VCONN obtenant les codes pays d'une fiche de câble"	2074
Figure 8-90 "Source obtenant les informations relatives au pays du destinataire"	2078
Figure 8-91 "Destinataire obtenant les informations relatives au pays de la source"	2082
Figure 8-92 "Source VCONN obtenant les informations relatives au pays d'une fiche de câble"	2086
Figure 8-93 "Source obtenant les informations relatives à la révision du destinataire"	2090
Figure 8-94 "Destinataire obtenant les informations relatives à la révision de la source"	2094
Figure 8-95 "Source VCONN obtenant les informations relatives à la révision d'une fiche de câble"	2098
Figure 8-96 "Destinataire obtenant les informations de la source"	2102
Figure 8-97 "Source double fonction obtenant les informations du destinataire double fonction en tant que source"	2106
Figure 8-98 "Source demandant un échange de sécurité avec le destinataire"	2110
Figure 8-99 "Destinataire demandant un échange de sécurité avec la source"	2114
Figure 8-100 "Source VCONN demandant un échange de sécurité avec une fiche de câble"	2118
Figure 8-101 "Source demandant un échange de mise à jour du micrologiciel avec le destinataire"	2122
Figure 8-102 "Destinataire demandant un échange de mise à jour du micrologiciel avec la source"	2126
Figure 8-103 "Source VCONN demandant un échange de mise à jour du micrologiciel avec une fiche de câble"	2130
Figure 8-104 "Découverte d'identité initiateur vers répondeur (ACK)"	2134
Figure 8-105 "Découverte d'identité initiateur vers répondeur (NAK)"	2138
Figure 8-106 "Découverte d'identité initiateur vers répondeur (BUSY)"	2142
Figure 8-107 "Découverte de SVID initiateur vers répondeur (ACK)"	2146
Figure 8-108 "Découverte de SVID initiateur vers répondeur (NAK)"	2150
Figure 8-109 "Découverte de SVID initiateur vers répondeur (BUSY)"	2154
Figure 8-110 "Découverte de modes initiateur vers répondeur (ACK)"	2158
Figure 8-111 "Découverte de modes initiateur vers répondeur (NAK)"	2162
Figure 8-112 "Découverte de modes initiateur vers répondeur (BUSY)"	2166
Figure 8-113 "Mode d'entrée DFP vers UFP"	2170
Figure 8-114 "Mode de sortie DFP vers UFP"	2174
Figure 8-115 "Mode d'entrée DFP vers fiche de câble"	2178
Figure 8-116 "Mode de sortie DFP vers fiche de câble"	2182
Figure 8-117 "Demande d'attention d'initiateur à répondeur"	2186
Figure 8-118 "Essai du mode porteur BIST"	2188
Figure 8-119 "Essai de données d'essai BIST"	2192
Figure 8-120 "Essai du mode BIST de capacité partagée"	2197
Figure 8-121 "UFP qui entre en mode USB4® (accepté)"	2201
Figure 8-122 "UFP qui entre en mode USB4® (rejeté)"	2205
Figure 8-123 "UFP qui entre en mode USB4® (en attente)"	2209
Figure 8-124 "Fiche de câble qui entre en mode USB4® (accepté)"	2213
Figure 8-125 "Fiche de câble qui entre en mode USB4® (rejeté)"	2217
Figure 8-126 "Fiche de câble qui entre en mode USB4® (en attente)"	2221

Figure 8-127 "Séquence de messages VDM non structurés"	2225
Figure 8-128 "Séquence de messages VDEM"	2229
Figure 8-129 "Présentation des états"	2233
Figure 8-130 "Références aux états"	2234
Figure 8-131 "Exemple de référence d'état avec conditions"	2234
Figure 8-132 "Exemple de référence d'état avec la même entrée et la même sortie"	2235
Figure 8-133 "Diagramme d'états du moteur de politique SenderResponseTimer"	2237
Figure 8-134 "Diagramme d'états d'un port source"	2239
Figure 8-135 "Diagramme d'états d'un port destinataire"	2253
Figure 8-136 "Diagramme d'états de réinitialisation logicielle et d'erreur de protocole du port source SOP"	2263
Figure 8-137 "Diagramme de réinitialisation logicielle et d'erreur de protocole du port destinataire"	2266
Figure 8-138 "Diagramme d'états d'un message Data_Reset du DFP"	2269
Figure 8-139 "Diagramme d'états d'un message Data_Reset de l'UFP"	2273
Figure 8-140 "Diagramme d'états de messages non pris en charge d'un port source"	2277
Figure 8-141 "Diagramme d'états de messages non pris en charge d'un port destinataire"	2280
Figure 8-142 "Diagramme d'états PING du port source"	2282
Figure 8-143 "Diagramme d'états d'alerte de la source d'un port source"	2283
Figure 8-144 "Diagramme d'états d'alerte de la source d'un port destinataire"	2285
Figure 8-145 "Diagramme d'états d'alerte du destinataire d'un port destinataire"	2287
Figure 8-146 "Diagramme d'états d'alerte du destinataire d'un port source"	2289
Figure 8-147 "Diagramme d'états d'un port destinataire obtenant les capacités étendues de la source"	2291
Figure 8-148 "Diagramme d'états d'une source donnant les capacités étendues de la source"	2293
Figure 8-149 "Diagramme d'états d'un port source obtenant les capacités étendues du destinataire"	2294
Figure 8-150 "Diagramme d'états d'un destinataire donnant les capacités étendues du destinataire"	2296
Figure 8-151 "Diagramme d'états du port destinataire obtenant les informations de la source"	2297
Figure 8-152 "Diagramme d'états de la source donnant les informations de la source"	2299
Figure 8-153 "Diagramme d'états d'obtention du statut"	2300
Figure 8-154 "Diagramme d'états d'indication du statut"	2302
Figure 8-155 "Diagramme d'états du port destinataire obtenant le statut PPS de la source"	2303
Figure 8-156 "Diagramme d'états de la source donnant le statut PPS de la source"	2305
Figure 8-157 "Diagramme d'états d'obtention des capacités de la batterie"	2306
Figure 8-158 "Diagramme d'états d'indication des capacités de la batterie"	2308
Figure 8-159 "Diagramme d'états d'obtention du statut de la batterie"	2309
Figure 8-160 "Diagramme d'états d'indication du statut de la batterie"	2311
Figure 8-161 "Diagramme d'états d'obtention des informations du fabricant"	2312
Figure 8-162 "Diagramme d'états d'indication des informations du fabricant"	2314
Figure 8-163 "Diagramme d'états d'obtention des codes pays"	2315
Figure 8-164 "Diagramme d'états d'indication des codes pays"	2317
Figure 8-165 "Diagramme d'états d'obtention des informations relatives aux pays"	2318
Figure 8-166 "Diagramme d'états d'indication des informations relatives au pays"	2320
Figure 8-167 "Diagramme d'états d'obtention de la révision"	2321
Figure 8-168 "Diagramme d'états d'indication de la révision"	2323
Figure 8-169 "Diagramme d'états du message Enter_USB d'un DFP"	2324
Figure 8-170 "Diagramme d'états du message Enter_USB d'un UFP"	2326
Figure 8-171 "Diagramme d'états d'envoi d'une demande de sécurité"	2327
Figure 8-172 "Diagramme d'états d'envoi d'une réponse de sécurité"	2328
Figure 8-173 "Diagramme d'états de réponse de sécurité reçue"	2329
Figure 8-174 "Diagramme d'états d'envoi d'une demande de mise à jour du micrologiciel"	2330
Figure 8-175 "Diagramme d'états d'envoi d'une réponse de mise à jour du micrologiciel"	2331
Figure 8-176 "Diagramme d'états de réponse reçue de mise à jour du micrologiciel"	2332
Figure 8-177: "Diagramme d'états de permutation des rôles de transmission de données de DFP à UFP"	2334

Figure 8-178: "Diagramme d'états de permutation des rôles de transmission de données de UFP à DFP"	2338
Figure 8-179: "Diagramme d'états du port double fonction lors de la permutation des rôles d'alimentation de source à destinataire"	2343
Figure 8-180: "Diagramme d'états du port double fonction lors de la permutation des rôles d'alimentation de destinataire à source"	2348
Figure 8-181: "Diagramme d'états du port double fonction lors de la permutation rapide des rôles de source à destinataire"	2353
Figure 8-182: "Diagramme d'états du port double fonction lors de la permutation rapide des rôles de destinataire à source"	2357
Figure 8-183 "Diagramme (d'une source) double fonction obtenant les capacités de la source"	2361
Figure 8-184 "Diagramme (d'une source) double fonction indiquant les capacités du destinataire"	2363
Figure 8-185 "Diagramme d'états (d'un destinataire) double fonction obtenant les capacités du destinataire"	2364
Figure 8-186 "Diagramme d'états (d'un destinataire) double fonction indiquant les capacités de la source"	2366
Figure 8-187 "Diagramme d'états (d'une source) double obtenant les capacités étendues de la source"	2367
Figure 8-188 "Diagramme (d'un destinataire) double fonction indiquant les capacités étendues de la source"	2369
Figure 8-189 "Diagramme d'états (d'un destinataire) double fonction obtenant les capacités étendues du destinataire"	2370
Figure 8-190 "Diagramme (d'une source) double fonction indiquant les capacités étendues du destinataire"	2371
Figure 8-191 "Diagramme d'états (d'une source) double obtenant les informations de la source"	2373
Figure 8-192 "Diagramme (d'une source) double fonction indiquant les informations de la source"	2374
Figure 8-193 "Diagramme d'états de permutation de VCONN"	2376
Figure 8-194 "Diagrammes d'états de découverte d'identité de VDM structuré de l'initiateur au port"	2381
Figure 8-195 "Diagramme d'états de découverte des SVID de VDM structuré d'un initiateur"	2384
Figure 8-196 "Diagramme d'états de découverte des modes de VDM d'un initiateur"	2386
Figure 8-197 "Diagramme d'états de demande d'attention de VDM d'un initiateur"	2388
Figure 8-198 "Diagramme d'états de découverte d'identité de VDM structuré d'un répondeur"	2390
Figure 8-199 "Diagramme d'états de découverte de SVID de VDM structuré d'un répondeur"	2392
Figure 8-200 "Diagramme d'états de découverte des modes de VDM structuré d'un répondeur"	2394
Figure 8-201 "Diagramme d'états de réception d'une demande d'attention de VDM structuré"	2396
Figure 8-202 "Diagramme d'états d'entrée dans un mode de VDM d'un DFP"	2398
Figure 8-203 "Diagramme d'états de sortie d'un mode de VDM d'un DFP"	2401
Figure 8-204 "Diagramme d'états d'entrée dans un mode de VDM structuré d'un UFP"	2403
Figure 8-205 "Diagramme d'états de sortie d'un mode de VDM structuré d'un UFP"	2406
Figure 8-206 "Diagramme d'états de VDM de câble prêt"	2408
Figure 8-207 "Diagramme d'état d'une réinitialisation logicielle de la fiche de câble"	2409
Figure 8-208 "Diagramme d'états d'une réinitialisation matérielle de la fiche de câble"	2411
Figure 8-209 "Diagramme d'états d'une réinitialisation logicielle de la source VCONN/DFP ou d'une réinitialisation de câble d'une fiche de câble ou d'un VPD"	2413
Figure 8-210 "Diagramme d'états d'une réinitialisation logicielle de la source VCONN/UFP d'une fiche de câble ou d'un VPD"	2416
Figure 8-211 "Diagramme d'états de découverte d'identité de VDM structuré au démarrage de la source"	2418
Figure 8-212 "Diagramme d'états d'entrée dans un mode de VDM structuré d'une fiche de câble"	2421
Figure 8-213 "Diagramme d'états de sortie d'un mode de VDM structuré d'une fiche de câble"	2423
Figure 8-214 "Diagramme d'états d'entrée dans un mode EPR de source"	2425
Figure 8-215 "Diagramme d'états d'entrée dans un mode EPR du destinataire"	2429
Figure 8-216 "Diagramme d'états de sortie d'un mode EPR de la source"	2432
Figure 8-217 "Diagramme d'états de sortie d'un mode EPR du destinataire"	2434
Figure 8-218 "Diagramme d'état de mode porteur BIST"	2436
Figure 8-219 "Diagramme d'états de mode d'essai BIST"	2438
Figure 8-220 "Diagramme d'états de mode d'essai BIST de capacité partagée"	2440
Figure 9-1 "Exemple de topologie d'alimentation USB"	2452

Figure 9-2 "Mise en correspondance de la topologie PD vers USB"2453

Figure 9-3 "Passage de l'état USB Attached à l'état USB Powered"2455

Figure 9-4 "Passage de tout état USB à l'état USB Attached (fonctionnement en tant que consommateur)"2456

Figure 9-5 "Passage de tout état USB à l'état USB Attached (fonctionnement en tant que fournisseur)"2457

Figure 9-6 "Passage de tout état USB à l'état USB Attached (après une permutation des rôles de transmission de données USB Type-C®)"2458

Figure 9-7 "Pile de logiciels sur un système d'exploitation compatible avec l'alimentation USB"2459

Figure 9-8 "Énumération d'un dispositif PDUSB"2460

Figure 10-1 "Présentation de la règle d'alimentation de la source SPR pour les PDO fixes"2479

Figure 10-2 "Exemple de la règle d'alimentation de la source SPR pour les PDO fixes"2480

Figure 10-3 "Zone de fonctionnement AVS SPR valide pour une source annoncée dans la plage de 27 W < PDP ≤ 45 W"2483

Figure 10-4 "Zone de fonctionnement AVS SPR valide pour une source annoncée dans la plage de 45 W < PDP ≤ 60 W"2484

Figure 10-5 "Zone de fonctionnement AVS SPR valide pour une source annoncée dans la plage de 60 W < PDP ≤ 100 W"2485

Figure 10-6 "Zone de fonctionnement AVS EPR valide"2494

Figure 10-7 "Présentation de la règle d'alimentation de la source EPR pour les PDO fixes"2495

Figure B-1 "Alimentation externe fournie en aval"2503

Figure B-2 Alimentation externe fournie en amont2507

Figure B-3 "Rendu de puissance"2514

Figure D-1 "Bloc de circuits du récepteur de différences finies BMC"2542

Figure D-2 "Bruit BMC en courant alternatif et en courant continu de VBUS au niveau du destinataire de l'alimentation"2543

Figure D-3 "Modèle de signaux BMC (a) sans bruit USB 2.0 SE0 (b) avec bruit USB 2.0 SE0"2543

Figure D-4 "Dérivée du signal BMC mise à l'échelle avec vitesse d'échantillonnage de 50 ns"2544

Figure D-5 "Signal BMC et résultat des différences finies avec différents intervalles de temps"2545

Figure D-6 "Résultat des différences finies (ligne en pointillés) et du détecteur de front (ligne continue)"2546

Figure D-7 "Zone de bruit et zone de détection du récepteur BMC"2547

Figure D-8 "Bloc de circuits du récepteur de soustraction BMC"2547

Figure D-9 (a) Sortie de LPF1 et de LPF2 (b) Soustraction des sorties LPF1 et LPF2"2548

Figure D-10 "Sortie de BMC LPF1 (courbe bleue en pointillés) et du soustracteur (courbe rouge)"2549

Figure E-1 "Exemple de système apte à la FRS"2550

Figure E-2 "Déchargement lent de VBUS"2552

Figure E-3 "Déchargement rapide de VBUS"2554

Figure E-4 "Diagramme de séquence de déchargement lent de VBUS (déchargement après l'envoi du message FR_Swap)"2559

Figure E-5 Séquence de déchargement rapide de Vbus (avant l'envoi du message FR_Swap) après déconnexion de l'adaptateur2562

1. Introduction

USB a évolué d'une interface de données capable de fournir une alimentation électrique limitée à une source d'alimentation primaire équipée d'une interface de données. Aujourd'hui, de nombreux dispositifs se rechargent ou reçoivent leur alimentation électrique par les ports USB que contiennent les ordinateurs portables, les voitures, les avions, et même les prises murales. USB est devenu une prise électrique omniprésente pour nombre de petits dispositifs tels que les téléphones portables, les lecteurs MP3 et autres dispositifs portatifs. Les utilisateurs ont besoin d'USB pour répondre à leurs exigences non seulement en matière de données, mais aussi pour alimenter ou recharger leurs dispositifs simplement, souvent sans avoir besoin de charger un pilote, pour assurer des fonctions USB "traditionnelles".

Cependant, il existe encore de nombreux dispositifs qui exigent un branchement mural supplémentaire pour leur alimentation, ou dont le courant de fonctionnement dépasse le courant assigné d'un port USB. Les règlements internationaux exigent une gestion toujours meilleure de l'énergie, en raison des problèmes écologiques et pratiques liés à la disponibilité de l'énergie électrique. Les règlements limitent la quantité d'électricité disponible sur une prise murale, ce qui a conduit à un besoin éminent d'optimiser l'utilisation de l'énergie. La spécification de l'alimentation électrique par port USB dispose du potentiel pour réduire le plus possible le gaspillage en devenant une norme pour le chargement des dispositifs non couverts par [\[USBBC 1.2\]](#).

L'utilisation accrue des solutions sans fil rend inutile le câblage pour la transmission de données, mais les chargeurs filaires restent nécessaires. De plus, les exigences de conception industrielle amènent la connectivité filaire à offrir beaucoup plus à travers un même connecteur.

L'alimentation électrique par port USB est conçue pour permettre une fonctionnalité maximale du port USB, en assurant une alimentation électrique plus souple coexistant avec les données sur un même câble. Elle a pour but d'interopérer avec l'écosystème USB existant et de le compléter; en augmentant les niveaux de puissance des normes USB existantes, par exemple pour le chargement des batteries, en permettant de nouveaux cas d'utilisation avec des niveaux de puissance supérieurs, notamment pour les disques durs (DD) et les imprimantes à alimentation USB.

Avec l'alimentation électrique par port USB, le sens de l'alimentation n'est plus fixe. Cela permet au produit disposant de l'alimentation électrique (hôte ou périphérique) de la fournir. Par exemple, un écran alimenté par une prise murale peut alimenter ou charger un ordinateur portable. En variante, les transformateurs ou chargeurs USB sont capables d'alimenter les ordinateurs portables et autres dispositifs alimentés par batteries par le biais de leurs ports USB, qui fournissent habituellement l'alimentation électrique.

L'alimentation électrique par port USB permet aux hubs de devenir les moyens d'optimisation de la gestion de l'énergie à travers de multiples périphériques en permettant à chaque dispositif de ne prélever que la puissance dont il a besoin et d'en prélever davantage lorsqu'une application donnée l'exige. Par exemple, les appareils alimentés par batterie peuvent obtenir un courant de charge supérieur, puis le retransmettre temporairement, lorsque le DD de l'utilisateur exige une accélération. **En option**, les hubs peuvent communiquer avec le PC pour permettre une gestion encore plus intelligente et souple de la puissance, automatiquement ou avec un certain degré d'intervention de l'utilisateur.

L'alimentation électrique par port USB permet à des cas d'utilisation à faible puissance, comme pour les casques, de négocier uniquement la puissance dont ils ont besoin. Ceci offre une solution simple qui permet aux dispositifs USB de fonctionner à leurs niveaux de puissance optimaux.

La spécification de l'alimentation électrique, en plus d'offrir des mécanismes de négociation de la puissance, peut également servir de canal à bande latérale pour des échanges de messages normalisés ou définis par le fournisseur. L'alimentation électrique permet des modes de fonctionnement alternatifs, par l'apport des mécanismes qui permettent de découvrir des modes alternatifs, d'y accéder et d'en sortir. La spécification permet également de découvrir les capacités des câbles, notamment les vitesses et les intensités de courant prises en charge.

1.1 Vue d'ensemble

Cette spécification définit la façon dont les dispositifs USB peuvent négocier davantage de courant et/ou des tensions plus élevées ou plus basses sur le câble USB (en se servant du fil CC de l'USB Type-C® comme canal de communications) que ce qui est défini dans les spécifications [\[USB 2.0\]](#), [\[USB 3.2\]](#), [\[USB4\]](#), [\[USB Type-C 2.3\]](#) ou [\[USBBC 1.2\]](#). Elle permet à des dispositifs dont les exigences de puissance sont supérieures à celles auxquelles la spécification actuelle peut satisfaire d'obtenir la puissance qui leur est indispensable pour fonctionner à partir de la tension V_{BUS} et de négocier avec des sources d'alimentation externes (par exemple, des blocs d'alimentation). De plus, elle permet à une source et à un destinataire de permuter les rôles d'alimentation de sorte qu'un dispositif puisse alimenter l'hôte en électricité. Par exemple, un écran peut alimenter un ordinateur portable pour charger sa batterie.

La spécification de l'alimentation électrique par port USB est guidée par les principes suivants:

- elle s'applique parfaitement aux anciens dispositifs USB;
- elle est compatible avec les câbles USB existants conformes à la spécification;
- elle réduit le plus possible les risques de dommages dus aux câbles non conformes (par exemple, les câbles en "Y", etc.);
- elle est optimisée pour des mises en œuvre à faible coût.

La présente spécification définit des mécanismes permettant de découvrir des modes, d'y entrer et d'en sortir, que ces modes soient définis par une norme ou par un fournisseur particulier. Ces modes peuvent être pris en charge par le port partenaire ou par un câble reliant les deux utilisateurs du port.

La spécification définit des mécanismes permettant de découvrir les capacités de câbles pouvant communiquer en utilisant l'alimentation électrique.

Cette spécification ajoute un mécanisme de permutation des rôles de transmission de données de sorte que le port amont devienne le port aval, et inversement. Elle permet aussi de permuter l'extrémité d'alimentation VCONN d'un câble alimenté.

Pour permettre une charge optimale, la spécification définit deux mécanismes qu'un chargeur USB peut annoncer pour que le dispositif les utilise:

- 1) une liste de tensions fixes, chacune avec un courant maximal. Le dispositif choisit une tension et un courant dans la liste. Il s'agit du modèle traditionnel employé par les dispositifs qui utilisent l'électronique interne pour gérer la charge de leurs batteries, y compris modifier la tension et le courant réellement fournis à la batterie. L'effet indésirable de ce modèle est que le circuit de charge génère de la chaleur, ce qui peut être problématique pour les dispositifs de faible encombrement;
- 2) une liste de plages de tensions programmables, chacune avec un courant maximal (PPS). Le dispositif demande une tension (par incréments de 20 mV en mode PPS SPR et par incréments de 100 mV en mode EPR AVS) située dans la plage annoncée et un courant maximal. Le chargeur USB fournit la tension demandée jusqu'à ce que le courant maximal soit atteint; le chargeur USB réduit alors sa tension de sortie, de manière à ne pas fournir davantage que le courant maximal demandé. Au cours de la partie du cycle de charge à courant élevé, le chargeur USB peut être directement connecté (à l'aide d'un dispositif de sécurité approprié) à la batterie. Ce modèle est utilisé par les dispositifs qui souhaitent réduire le plus possible l'effet thermique de leurs circuits de charge internes.

1.2 Objet

La spécification de l'alimentation électrique par port USB définit un système d'alimentation électrique qui couvre tous les éléments d'un système USB, y compris les hôtes, les dispositifs, les hubs, les chargeurs et les assemblages de câbles. La présente spécification décrit l'architecture, les protocoles, le comportement de l'alimentation électrique, les connecteurs et le câblage nécessaires à la gestion de l'alimentation électrique sur USB jusqu'à 100 W. La présente spécification est destinée à être entièrement compatible avec les infrastructures USB existantes et à en assurer une extension. Il est prévu que cette spécification offre aux OEM de systèmes, ainsi qu'aux développeurs d'alimentations électriques et de périphériques, une souplesse appropriée pour une polyvalence des produits et leur différenciation sur le marché, sans perdre en compatibilité ascendante.

L'alimentation électrique par port USB est conçue pour fonctionner indépendamment des mécanismes définis par le bus USB existant et servant à négocier la puissance, qui sont les suivants:

- **[USB 2.0], [USB 3.2]** demandes de capacité "dans la bande" pour les interfaces de forte puissance;
- **[USBBC 1.2]** mécanismes d'alimentation de puissance plus élevée (non rendus obligatoires par la présente spécification);
- **[USB Type-C 2.3]** mécanismes d'alimentation de puissance plus élevée.

Les conditions de fonctionnement initiales restent le fonctionnement USB par défaut défini dans **[USB 2.0], [USB 3.2], [USB Type-C 2.3]** ou **[USBBC 1.2]**.

- Le port DFP fournit **vSafe5V** sur V_{BUS} .
- Le port UFP consomme la puissance fournie par V_{BUS} .

1.2.1 Domaine d'application

La présente spécification se veut une extension des spécifications **[USB 2.0], [USB 3.2], [USB Type-C 2.3]** et **[USBBC 1.2]** existantes. Elle traite uniquement des éléments nécessaires à la mise en œuvre de l'alimentation électrique par port USB. Elle vise les vendeurs d'alimentation électrique, les fabricants de plateformes, dispositifs et assemblages de câbles **[USB 2.0], [USB 3.2], [USB Type-C 2.3]** et **[USBBC 1.2]**.

Des informations à caractère **Normatif(s/ve/ves)** sont fournies pour permettre l'interopérabilité des composants conçus selon cette spécification. Les informations à caractère **Informatif(s/ve/ves)**, le cas échéant, donnent un exemple de mise en œuvre possible de la conception.